

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-289807

(43)Date of publication of application : 04.10.2002

(51)Int.Cl. H01L 27/105
G11C 11/14
G11C 11/15
H01L 43/08

(21)Application number : 2001-090768

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 27.03.2001

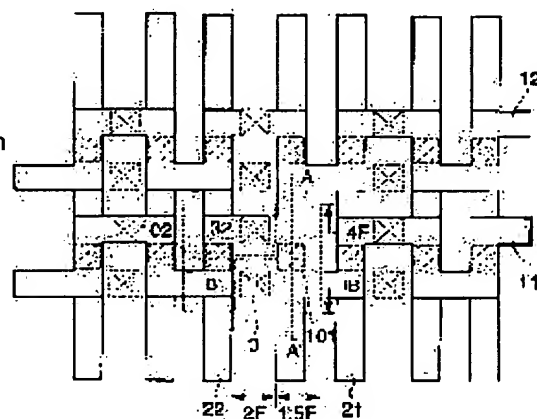
(72)Inventor : NAKAJIMA KENTARO
SAITO YOSHIKI
SUNAI MASAYUKI

(54) MAGNETIC MEMORY DEVICE AND MAGNETORESISTANCE EFFECT ELEMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a means which improves magnetic field generating efficiency from a writing wiring, and further increases the allowable range of values for a rewriting current in order to prevent error writing to semi-selective cell, when writing is conducted, in a solid magnetic memory using a tunnel junction element.

SOLUTION: Two writing wirings are arranged, so as to run almost in parallel in the vicinity of the tunnel junction element. The two writing wirings intersect perpendicular in the whole memory region and form cross point type arrangement, so that cell selection is facilitated. Magnetic shield and a bias film may be used also.



LEGAL STATUS

[Date of request for examination]

29.07.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of

*** NOTICES ***

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The 1st address decoder which chooses the 1st desired write-in line among two or more 1st write-in lines arranged by the line writing direction on the 1st field, and said two or more 1st write-in lines, Two or more 2nd write-in lines which are arranged in the direction of a train on the 2nd field which is parallel unlike said 1st field, and intersect said two or more 1st write-in lines, In each of the crossing of the 2nd address decoder which chooses the 2nd desired write-in line among said two or more 2nd write-in lines, and said 1st and 2nd write-in line Said 1st and 2nd write-in line is a magnetic memory apparatus characterized by the current passed [in / provide the magneto-resistive effect component arranged so that it may be inserted into a film surface perpendicular direction by the 1st and 2nd write-in line, and / said crossing] by the line write-in [both] having the part from which it becomes abbreviation parallel.

[Claim 2] In a different two or more magneto-resistive effect components [which were arranged in the shape of a matrix on the 1st field], and 2nd field top from said 1st field Two or more 1st writing rays arranged by approaching said magneto-resistive effect component, respectively, The 1st address decoder which chooses the 1st desired writing ray among said two or more 1st write-in lines, The part which intersects said 1st writing ray on the 3rd different field from said 2nd field, Two or more 2nd writing rays which have the part which approaches said magneto-resistive effect component on said 2nd field, respectively, and becomes parallel to said 1st writing ray, The magnetic memory apparatus characterized by providing the 2nd address decoder which chooses the 2nd desired writing ray among said two or more 2nd write-in lines.

[Claim 3] The magnetic memory apparatus according to claim 1 or 2 characterized by providing the high coercive force magnetic film for impressing a bias field to said magneto-resistive effect component.

[Claim 4] The 1st address decoder which chooses the 1st desired write-in line among two or more 1st write-in lines arranged by the line writing direction and said two or more 1st write-in lines, Two or more 2nd write-in lines which are arranged in the direction of a train and intersect said two or more 1st write-in lines, The 2nd address decoder which chooses the 2nd desired write-in line among said two or more 2nd write-in lines, Said 1st [the] and the magneto-resistive effect component arranged at each of the crossing of the 2nd write-in line, The magnetic circuit holding the generating field from said write-in line, and the magnetic-flux concentration machine which centralizes the penetration magnetic flux of said magnetic circuit on the one direction of said magneto-resistive effect component, Said 1st and 2nd write-in line is a magnetic memory apparatus characterized by the current passed [in / provide and / said crossing] by the line write-in [both] having the part from which it becomes abbreviation parallel.

[Claim 5] The magnetic memory apparatus according to claim 4 characterized by said 1st and 2nd write-in line being arranged at said magneto-resistive effect component and another flat surface, and coming to arrange it to the film surface perpendicular direction on both sides of said magneto-resistive effect component.

[Claim 6] The magnetic memory apparatus according to claim 4 characterized by coming to arrange said 1st and 2nd write-in lines at the same different flat surface from said magneto-resistive effect component.

[Claim 7] The magnetic memory apparatus according to claim 4 characterized by providing further the high coercive force magnetic film for impressing a bias field to said magneto-resistive effect component.

[Claim 8] The magnetic memory apparatus according to claim 1 to 7 characterized by performing cel selection at the time of writing by giving the line and the train address of a selection cel to said the 1st and 2nd address decoder, respectively.

[Claim 9] The 1st write-in line arranged on the 1st field, and the 1st part which has been arranged on the 2nd

different field from said 1st field, and has been arranged from an one direction vertical to said 1st write-in line to said 1st write-in line side-face upper part, The 2nd part which connects with said 1st part and laps with said 1st write-in line, The 2nd write-in line which has the 3rd part connected to said 2nd part so that it might become vertical to said 1st write-in line in the side face by the side of said 1st part and reverse, The magneto-resistive effect component which was pinched between said 2nd part of said 1st write-in line and said 2nd write-in line, and was connected to either of said 1st and 2nd write-in lines, The magneto-resistive effect component characterized by having the relation it is unrelated $2a > b > 0$ when it provides and the minimum distance of the center line of the 1st part of a and said 2nd write-in line and the center line of the 3rd part is set to b for the line breadth of said 1st and 2nd write-in lines.

[Translation done.]

*** NOTICES ***

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the non-volatile solid-state memory equipment and the magneto-resistive effect component using especially a ferromagnetic tunnel junction with respect to the information playback technique in which the ferromagnetic was used.

[0002]

[Description of the Prior Art] Magnetic random access memory (Magnetic Random Access Memory; Following MRAM and brief sketch) is the generic name of the solid-state memory which can rewrite recording information at any time, and can be held and read which used the magnetization direction of a ferromagnetic as an informational record carrier.

[0003] The memory cell of MRAM has the structure which usually carried out the laminating of two or more ferromagnetics. The relative configuration of magnetization of two or more ferromagnetics which constitute a memory cell performs informational record by making it correspond to the information on binary "1", and "0" whether they are parallel or anti-parallel. Therefore, the writing of recording information is carried out to therefore making the current field which has been arranged in the shape of a cross stripe and which is written in, passes a current on a line and is produced on it reverse the magnetization direction of the ferromagnetic of each cel. The power consumption at the time of record maintenance is zero theoretically, and even if it turns off the power, it is nonvolatile memory to which record maintenance is performed. The electric resistance of a memory cell performs read-out of recording information using the phenomenon of changing with the angular relation of the magnetization direction of a ferromagnetic and sense current which constitute a cel, or the angular relation of the magnetization between two or more ferromagnetic layers, and the so-called magneto-resistive effect.

[0004] MRAM is (1) when the semiconductor memory which used the conventional dielectric is compared with its function. It is a perfect non-volatile and 10¹⁵ times or more of the counts of rewriting be possible. (2) that destructive read is possible and it is possible to carry out reading appearance and to shorten a cycle since refresh actuation is not needed, and (3) Compared with the memory cell of a charge storage mold, it has many advantages, like the resistance over a radiation is strong. It is the degree of integration per unit area of MRAM, writing, and reading, and it is expected that time amount can become comparable as DRAM in general. therefore, the big feature of a non-volatile -- employing efficiently -- the outboard recorder for pocket devices, and an LSI mixed-loading application -- the application to the primary-storage memory of a personal computer is expected further.

[0005] In MRAM to which examination of current utilization is advanced, the ferromagnetic tunnel junction (Magnetic Tunnel Junction; Following MTJ and brief sketch) is used for the memory cell (for example, ISSCC 2000 Digest Paper pp.128 -131 reference). MTJ consists of three layer membranes which mainly consist of a ferromagnetic layer / an insulating layer / a ferromagnetic layer, and a current tunnels an insulating layer and flows. The resistance of junction changes in proportion to the cosine of the angular relation of magnetization of both the ferromagnetism metal layer, and when both magnetization is anti-parallel, it takes the maximal value. The magnetic-reluctance rate of change which this is a tunnel magneto-resistive effect, for example, exceeds 25% in the low field of 50 or less Oes in NiFe/Co/aluminum₂ O₃ / Co/NiFe is found out (for example, IEEE Trans.Mag., 33, 3553 (1997) reference).

[0006] As structure of MTJ, adjoin one ferromagnetic for the purpose of a field sensibility improvement, and the antiferromagnetic substance is arranged. In order to improve the thing (for example, refer to

Jpn.J.Appl.Phys., 36, and L200(1997).) of the so-called spin bulb structure which made the magnetization direction fix, and the bias dependency of magnetic-reluctance rate of change What prepared the tunnel barrier of a duplex is known (for example, Jpn.J.Appl.Phys., 36, and L1380(1997). reference).

[0007] However, some technical problems which should be solved in order to develop MRAM with the degree of integration of Gbit class are *****. One of them is reduction of a write-in current. At MRAM by which the conventional proposal is made, recording layer magnetization of MTJ is reversed by the field which passed the current to wiring and this generated in it.

[0008] Although the generating magnetic field strength from wiring changes depending on the current value of wiring, and the distance between wiring-MTJ(s), it is about several Oe/mA about in the example of a report known conventionally. Furthermore, the flux reversal threshold (the following switching field H_{sw} and definition) of the recording layer of MTJ increases like a degree type in inverse proportion to the size (following cell size w and definition) of the direction of a hard axis of MTJ.

[0009] $H_{sw} = H_{sw0} + A/w$ (1)

Here, it is H_{sw0}. It is the switching field of bulk. Moreover, A is a constant depending on the configuration of a cel, construction material, etc., and the value of A known conventionally is 10-20Oe-mum.

[0010] The place base and electromigration which considered the dependability of wiring give a limit of - **. It [its] about 10mA /of current density upper limits in aluminum-Cu wiring and Cu wiring which electromigration is accelerated with wiring current density and used for present LSI manufacture is [micrometer] 2 and about [100mA //micrometer] 2.

[0011] When manufacture with 0.1-micrometer rule required for degree-of-integration implementation of Gbit class is considered temporarily, even when Cu wiring is used, the upper limit of the current value which can be passed to wiring is about 1mA, and the value of the field which this generates is number Oe extent. On the other hand, if the switching field of MTJ with a size of about 0.1 micrometers follows (1) type, it will be set to several 10 or more Oes. That is, with the present technique, implementation of the Gbit class MRAM is very difficult.

[0012] In order to solve this point, for example, as a U.S. Pat. No. 5,940,319 number, a U.S. Pat. No. 5,956,267 number, the Europe patent WO 00/No. 10172, and JP,8-306014,A have a publication, the example which prepared the keeper layer thru/or yoke structure by the high permeability magnetic material in the perimeter of wiring is proposed. Each of these approaches is completing the magnetic flux generated to the perimeter of wiring into a keeper layer thru/or yoke structure, aims at improvement in the field produced near the MTJ, and aims at reduction of a write-in current value.

[0013] on the other hand - of the technical problem of MRAM development -- it carries out suddenly and there is a problem of the interference at the time of the writing between contiguity cels. That is, in MRAM, it is arranged so that two or more write-in lines may intersect perpendicularly in general, and a cross matrix is formed. At the time of writing, two write-in lines which intersect perpendicularly are chosen, and the recording layer flux reversal of Selection MTJ is produced by the synthetic field which this produces at an intersection. In this case, the half-selection cel which receives the field from wiring of one of every direction in addition to a selection cel exists. Therefore, in order to prevent the incorrect writing of ** to a half-selection cel, a selection cel is reversed at the time of rewriting actuation, it is necessary to rewrite a half-selection cel so that it may not be reversed, and it needs to adjust a current value. In a large-scale array, since distribution arises in the switching field of MTJ, generally it rewrites and the allowance width of face of a current value becomes very small. As a means to solve this, the approach indicated by a U.S. Pat. No. 6,081,445 number, No. 6,134,139, and No. 6,005,800 is learned. Each of these writes and changes for the purpose of raising the allowance width of face of a rewriting current value, and controls angular relation for the direction of a current at the time, and the easy shaft orientations of MTJ suitably.

[0014]

[Problem(s) to be Solved by the Invention] As mentioned above, it is (1) in order to develop MRAM of Gbit class. Raising the field generating effectiveness from wiring, and (2) In order to prevent the incorrect writing to the half-selection cel at the time of writing, it is two big technical problems to raise the allowance width of face of a rewriting current value. However, the approach of having the structure suitable for MTJ which is a vertical mold current element, and solving the two above-mentioned technical problems is not learned. what was made in order that this invention might cope with such a technical problem -- it is -- several -- it aims at offering the high speed and the magnetic memory apparatus of a low power which have the storage capacity more than Gbit.

[0015]

[Means for Solving the Problem] In order to solve the above-mentioned technical problem, this invention uses the following configurations.

[0016] Namely, two or more 1st write-in lines by which the 1st magnetic memory apparatus of this invention was arranged by the line writing direction on the 1st field, The 1st address decoder which chooses the 1st desired write-in line among said two or more 1st write-in lines, Two or more 2nd write-in lines which are arranged in the direction of a train on the 2nd field which is concurrent unlike said 1st field, and intersect said two or more 1st write-in lines, In each of the crossing of the 2nd address decoder which chooses the 2nd desired write-in line among said two or more 2nd write-in lines, and said 1st and 2nd write-in line The magneto-resistive effect component arranged so that it may be inserted into a film surface perpendicular direction by the 1st and 2nd write-in line is provided, and said 1st and 2nd write-in line is characterized by having the part from which the current passed by the line write-in [both] at said crossing serves as abbreviation parallel.

[0017] In the 2nd field top where the 2nd magnetic memory apparatus of this invention differs from two or more magneto-resistive effect components arranged in the shape of a matrix on the 1st field, and said 1st field Two or more 1st writing rays arranged by approaching said magneto-resistive effect component, respectively, The 1st address decoder which chooses the 1st desired writing ray among said two or more 1st write-in lines, The part which intersects said 1st writing ray on the 3rd different field from said 2nd field, It is characterized by providing the 2nd address decoder which chooses the 2nd desired writing ray among two or more 2nd writing rays which have the part which approaches said magneto-resistive effect component on said 2nd field, respectively, and becomes parallel to said 1st writing ray, and said two or more 2nd write-in lines.

[0018] Two or more 1st write-in lines by which the 3rd magnetic memory apparatus of this invention was arranged by the line writing direction, The 1st address decoder which chooses the 1st desired write-in line among said two or more 1st write-in lines, Two or more 2nd write-in lines which are arranged in the direction of a train and intersect said two or more 1st write-in lines, The 2nd address decoder which chooses the 2nd desired write-in line among said two or more 2nd write-in lines, Said 1st [the] and the magneto-resistive effect component arranged at each of the crossing of the 2nd write-in line, The magnetic circuit holding the generating field from said write-in line and the magnetic-flux concentration machine which centralizes the penetration magnetic flux of said magnetic circuit on the one direction of said magneto-resistive effect component are provided. Said 1st and 2nd write-in line is characterized by having the part from which the current passed by the line write-in [both] at said crossing serves as abbreviation parallel.

[0019] The 1st write-in line by which the 4th magnetic memory apparatus of this invention has been arranged on the 1st field, The 1st part which has been arranged on the 2nd different field from said 1st field, and has been arranged from an one direction vertical to said 1st write-in line to said 1st write-in line side-face upper part, The 2nd part which connects with said 1st part and laps with said 1st write-in line, The 2nd write-in line which has the 3rd part connected to said 2nd part so that it might become vertical to said 1st write-in line in the side face by the side of said 1st part and reverse, Be caught between said 2nd part of said 1st write-in line and said 2nd write-in line. The magneto-resistive effect component connected to either of said 1st and 2nd write-in lines is provided. When the minimum distance of the center line of the 1st part of a and said 2nd write-in line and the center line of the 3rd part is set to b for the line breadth of said 1st and 2nd write-in lines, it is characterized by having the relation it is unrelated $2a > b > 0$.

[0020] The following are mentioned as a desirable operation gestalt of this invention here.

[0021] (1) A tunnel magnetic resistance element should be spin bulb structure which had much more tunnel barrier and has arranged the recording layer which consists of a fixing layer to which the laminating of the high coercive force layer which contains further at least the ferromagnetic alloy or multilayer which contains Fe, nickel, and Co in one side of the tunnel barrier, and antiferromagnetic substance thin films, such as PtMn, was carried out, and the ferromagnetic alloy or multilayer which already contains Fe, nickel, and Co in an end.

[0022] (2) A tunnel magnetic resistance element should be dual spin bulb structure which has arranged the recording layer to which it has the tunnel barrier of a bilayer and the high coercive force layer which contains further at least the ferromagnetic alloy or the ferromagnetic multilayer which contains Fe, nickel, and Co in the both sides of the tunnel barrier, and antiferromagnetic substance thin films, such as PtMn, turns into a fixing layer by which the laminating was carried out, and the middle class inserted into the tunnel barrier from the

ferromagnetic alloy or multilayer containing Fe, nickel, and Co.

[0023] (3) The end of a tunnel magnetic resistance element should be connected to a touch-down edge, and the other end should be connected to the power-source edge through one write-in line.

[0024] (4) Two or more tunnel magnetic resistance elements should connect with one write-in line at juxtaposition, and read this wiring and function also as wiring.

[0025] (5) Reading appearance of the data of the magnetic selected memory cell should be carried out from the value of the voltage drop produced in the current value thru/or this memory cell which flows to this memory cell.

[0026] (6) Although a train write-in line and a line write-in line run to abbreviation parallel near the tunnel magnetic resistance element, where two or more magnetic memory cells are arranged, serve as arrangement which carries out an abbreviation rectangular cross.

[0027] (7) A write-in line is arranged ranging over two or more flat surfaces.

[0028] (8) Write-in line breadth and spacing are differing in the line writing direction and the direction of a train.

[0029] (9) Cel selection at the time of writing should be performed by giving the line and the train address of a selection cel to the address decoder of a row and column, respectively, and should be performed by controlling the current value and direction which flow on a train write-in line and a line write-in line.

[0030] (10) A magnetic circuit and a magnetic concentration machine should consist of a with an initial permeability of ten or more soft magnetic material.

[0031] (11) The high coercive force film should consist of a multilayer which contains further antiferromagnetic substance thin films, such as a ferromagnetic alloy containing Fe, nickel, and Co, a multilayer, or PtMn, at least.

[0032]

[Embodiment of the Invention] With reference to a drawing, a book explains the gestalt of implementation of invention below.

[0033] (1st operation gestalt) Drawing 1 is the top view showing typically the cell layout concerning the 1st operation gestalt of this invention. Moreover, drawing 2 (a) is drawing which drawing 2 (b) swerved from the cross section of the memory cell corresponding to profile line B-B' of drawing 1 for the cross section of the memory cell corresponding to profile line A-A' of drawing 1, swerved from it, and was shown. In addition, drawing 1 shows the top view seen from the substrate side side (below) in order to make an understanding easy.

[0034] As for the 2nd write-in line, and 101 and 102, for 11 and 12, in drawing 1, a ferromagnetic tunnel junction component, and 31 and 32 are [the 1st write-in line, and 21 and 22] contact holes. Moreover, as for a lower electrode, and 501 and 502, in drawing 2 (a) and (b), 41 is [the diffusion field of a selection transistor and 51] the word lines of a selection transistor. The 1st write-in line and the 2nd write-in line are insulated electrically. Moreover, it has connected with a tunnel junction component and an electric target, and the 2nd write-in line is making the data line serve a double purpose.

[0035] As shown in drawing 1, the storage cell in the magnetic memory apparatus of this operation gestalt mainly consists of the 1st write-in line and the 2nd write-in line. It swerved from the 1st write-in line and the 2nd write-in line, and it is arranged at a flat surface which swerves and is different, and the configuration whose tunnel junction component the film surface perpendicular direction pinched is taken. In addition, the configuration of reverse is also possible although drawing 2 shows the configuration which has the 2nd write-in line in the upper layer of the 1st write-in line.

[0036] If the 1st write-in line and the 2nd write-in line are looked down at them and seen, they lie at right angles mutually and constitute the cross matrix. On the other hand, near the crossing, the 1st write-in line and the 2nd write-in line are running to parallel. After the 1st write-in line's running to fixed die-length parallel, the 1st write-in line has the zigzag-like configuration as deflection and a result at the right angle. The 2nd write-in line is a straight line in a memory array field.

[0037] The tunnel junction component is arranged to the field the 1st intersectional write-in line and the 2nd write-in line are running to parallel. The direction of an easy axis of a tunnel junction component is arranged at right angles to the 2nd write-in line transit direction.

[0038] In this operation gestalt, the 1st write-in line and the 2nd write-in line are formed by width of face F

(minimum line width in a design rule), and the area of a storage cell is $10F^2$. It becomes.

[0039] Drawing 3 shows the configuration of the memory cell block concerning the operation gestalt of this invention in ** type. As mentioned above, the 1st write-in line and the 2nd write-in line were written in through an address decoder which lies at right angles and is different, and are connected to a line driver. Two address decoders are connected to an I/O line, respectively. Write-in addressing to the memory cell of arbitration is attained by for example making an upper address and a lower address by this correspond to the 1st and 2nd write-in line selection among the signals from the address bus of an I/O line, respectively.

[0040] A tunnel magnetic resistance element has much more tunnel barrier, and it is already desirable that it is the spin bulb structure which has arranged the recording layer which consists of a fixing layer to which the laminating of the high coercive force layer which contains further at least the ferromagnetic alloy or multilayer which contains Fe, nickel, and Co in one side of the tunnel barrier, and antiferromagnetic substance thin films, such as PtMn, was carried out, and the ferromagnetic alloy or multilayer which contains Fe, nickel, and Co in an end.

[0041] A tunnel magnetic resistance element has the tunnel barrier of a bilayer. On both sides of the tunnel barrier Moreover, Fe, The fixing layer to which the laminating of the high coercive force layer which contains further the ferromagnetic alloy or the ferromagnetic multilayer containing nickel and Co, and antiferromagnetic substance thin films, such as PtMn, at least was carried out, If it has the dual spin bulb structure which has arranged the recording layer which turns into the middle class inserted into the tunnel barrier from the ferromagnetic alloy or multilayer containing Fe, nickel, and Co Since the reduction of magnetic-reluctance rate of change to component applied voltage can be reduced and pressure-proofing can be raised, it becomes a desirable gestalt.

[0042] Next, the approach of the writing of the information in this operation gestalt is explained using drawing 4 . Drawing 4 (a) (b) The approach (drawing 4 (a)) of writing in used conventionally is compared with the approach (drawing 4 (b)) of this operation gestalt. Taking the case of drawing 4 R> 4 (a), the conventional example is explained first.

[0043] The magnetization process of the ferromagnetic of SAPUMI kuron size used for MRAM can assume and explain the simultaneous revolution of the magnetization under existence of uniaxial anisotropy. When the threshold (the following switching field H_{sw} and definition) of the flux reversal in that case is set to H_{sw} , H_{sw} , and the difficult shaft-orientations field H_x and the easy shaft-orientations field H_y have the relation of a degree type.

$$H_x^2/3 + H_y^2/3 = H_{sw}^2/3 \quad (2)$$

Drawing 4 (a) shows (2) types in ** type.

[0044] In the conventional example, the value of an one direction field (H_x , H_y) is decided that the synthetic field of its that exceeds a threshold using the rectangular field of two directions. With the array structure of a cross matrix type, the half-selection cel from which only difficult shaft orientations receive the field of only easy shaft orientations exists. When an ideal magnetization simultaneous revolution is assumed, the incorrect write-in margin to a half-selection cel serves as the maximum by $H_x = H_y$. Therefore, the conditions of $H_x = H_y$ are kept general and write-in actuation is performed.

[0045] The minimum values H_{xmin} and H_{ymin} of an one direction field are [(2) types and] $H_x = H_y$ when an ideal magnetization simultaneous revolution is assumed. (3)

** 2 formula is solved, and it is obtained and is set to $H_{xmin} = H_{ymin} = 2/3 H_{sw} - 0.35 H_{sw}$. The value of a field is reduced compared with the case where one half $0.5 H_{sw}$ of a switching field is compounded simply.

[0046] Next, the approach of this operation gestalt is explained using drawing 4 (b). It is the big description that place near the tunnel junction component and the 1st write-in line and the 2nd write-in line are running to parallel with this operation gestalt. However, it has the include angle of finite to the field in which the 1st write-in line generates the direction of the field which the 2nd write-in line and the field which is running to parallel are restricted, and is actually generated from the 1st write-in line from the 2nd write-in line.

[0047] This point is again explained using drawing 5 (a), (b), and (c). That is, as shown in drawing 5 (a), in the bending field of the 1st write-in line, a current inclines aslant and flows. This can understand the path of impedance min to be what had priority and flowed. although it becomes complicated since current distribution arises in wiring actually -- the angular relation of the generating fields H_x and H_y from the 1st write-in wiring and the 2nd write-in wiring -- the 1st approximation -- the wiring width of face a -- bending -- the manager -- it

is good noting that it is decided by include-angle $\theta = \tan^{-1}(b/a)$ decided by b.

[0048] In this case, cel selection by the field from the 1st and 2nd write-in wiring is performed as follows. As shown in drawing 4 (b), the field H_y from the 2nd write-in line is parallel to an easy axis. For example, if the radii of a radius $H_{x\min}$ are written from the head $y = H_{y\min}$, the radii intersect the switching curve of (2) types. That is, the synthetic field is over the switching curve and reversal of magnetization arises. Thus, what is necessary is to write the radii of a radius H_x from the head of H_y , and just to set H_y and H_x that the radii intersect a switching curve. Whenever [angular relation / of H_x and H_y] is set to the range of two intersections of radii and a switching curve. The incorrect write-in margin to a half-selection cel serves as the maximum by $H_x = H_y$ like the conventional example.

[0049] In drawing 4 (a) and (b), all of H_x and H_y are plotting as the same die-length $2-3/2 H_{sw}$. With this operation gestalt, in the range of $\theta = 20-90$ degrees of outlines, radii crossed the switching curve, and have spread outside, and it is shown that allowances have arisen in the write-in field so that drawing 4 R> 4 (b) may show. The exact range is given as a solution of (2) types and the following (4) types. $H_x^2 + (H_y - 2-3/2 H_{sw})^2 = (2-3/2 H_{sw})^2$ It is possible to reduce the current value which writing takes compared with the conventional example by (4), i.e., this operation gestalt, and this is the big advantage of this invention.

[0050] Moreover, it writes in so that drawing 4 (b) may show, and as for a current value, the angular relation of H_x and H_y serves as max at about 45 degrees. The angular relation which gives max can be asked if the value of H_x and H_y is decided. it has come out of such angular relation to control by the wiring configuration as mentioned above. Drawing 5 (b) is the example which both made equal the wiring width of face a and bending die-length b, and set angular relation as 45 degrees. Moreover, drawing 5 (c) is not right-angled in the bending section, and is the example which gave and formed the inclination of 45 degrees. Thus, it is the big advantage of this invention that the optimal write-in operating point can be set up by controlling the configuration of the wiring bending section.

[0051] When line breadth of a 2 write-in line is set to a and bending die length (distance between two parallel line center lines of a bending line) is set to b as mentioned above, as for drawing 5 (a), $b = 2a$, drawing 5 R> 5 (b), and (c) serve as $b = a$. Since the effectiveness of this invention will be acquired if it becomes slanting a little, since one current path of two crossing write-in lines is vertical, it is desirable to have the relation it is unrelated $2a > b > 0$.

[0052] However, the actuation which made H_x and H_y parallel by making bending section die length sufficiently longer than wiring width of face, and using magnetic shielding like the after-mentioned etc. is also possible.

[0053] (2nd operation gestalt) Drawing 6 is the top view showing typically the cell layout concerning the 2nd operation gestalt of this invention from a substrate side side. Drawing 7 (a) is drawing having shown the cross section of the memory cell corresponding to [in drawing 7 (b)] profile line B-B' of drawing 6 for the cross section of the memory cell corresponding to profile line A-A' of drawing 6, respectively. As for the 2nd write-in line, and 101 and 102, for 11 and 12, in drawing 6 and 7, a ferromagnetic tunnel junction component, and 41 and 42 are [the 1st write-in line, and 21 and 22] lower electrode wiring. The 1st write-in line and the 2nd write-in line are insulated electrically. Moreover, it has connected with a tunnel junction component and an electric target, and the 2nd write-in line is making the data line serve a double purpose.

[0054] With this operation gestalt, a cel selection transistor is not prepared but a tunnel junction component is arranged at the crossing of the cross matrix which consists of the 2nd write-in line which makes the data line serve a double purpose, and lower electrode wiring. Although it is also possible to omit lower electrode wiring with this operation gestalt, to carry out to connect the 1st and 2nd write-in wiring etc., and to arrange a tunnel junction component, caution is required for the potential difference during write-in wiring produced at the time of writing. In that case, means, such as connecting to a tunnel junction component the component which has rectification in a serial, giving rectification to a tunnel junction component, thru/or avoiding high-tension impression by the circuit-device, can be used.

[0055] In this operation gestalt, the 1st write-in line and the 2nd write-in line are formed by width of face F, and the area of a storage cell is $8F^2$. It becomes. In order not to use a cel selection transistor, compared with the 1st operation gestalt, cel area is reduced, because the contact formation to a lower part semiconductor device from a tunnel junction component is unnecessary. In addition, the area of a storage cell changes also with the configurations of the bending section. When it bends so that the angular relation of H_x and H_y may be brought

close to 45 degrees, and section die length is shortened, cel area is also reduced and it is desirable.

[0056] (3rd operation gestalt) Drawing 8 is the top view showing typically the cell layout concerning the 3rd operation gestalt of this invention. Since an easy axis is stabilized by the longitudinal direction by shape anisotropy in a rectangular ferromagnetic, to memory cell application, it is desirable. As an aspect ratio, 1.5 or more are desirable, and three to about four are suitable. What is necessary is just to design an aspect ratio and a cel configuration so that it may become the property of a request of a cel.

[0057] With this operation gestalt, 3 was assumed as an aspect ratio of a tunnel junction component. Width-of-face $3F$ and the 1st write-in line are formed for the 2nd write-in line by width of face F by width-of-face $3F$ and the rectangular field in the parallel field, and the area of a storage cell is $20F^2$. It becomes.

[0058] If wiring formation is performed like this operation gestalt using width of face which swerves, and swerves and is different in a parallel field and a rectangular field, it can be said that it is a gestalt possible [reducing cel area substantially] and desirable.

[0059] (4th operation gestalt) Drawing 9 is the top view showing typically the cell layout concerning the 4th operation gestalt of this invention.

[0060] The fundamental cel arrangement in this operation gestalt is the same as that of the 3rd operation gestalt. It is the big description that the end is connected in the memory cell array exterior, and the 2nd write-in line 201 and 202 forms the common write-in line 23 with this operation gestalt. With such a configuration, complementary writing is realizable to the tunnel junction components 101 and 102 by writing in the 1st write-in line 11 and common write-in line 23, and passing a current.

[0061] In addition, with this operation gestalt, although the common write-in line was formed in the 2nd write-in line, this may be formed by the 1st write-in line. Namely, the magnetization directions of the recording layer of the adjoining cel should just always be anti-parallel. In addition, it cannot be overemphasized that the structure of filling this is included in this invention in the range which does not deviate from the meaning of this invention.

[0062] With this operation gestalt, 3 was assumed as an aspect ratio of a tunnel junction component. Width-of-face $3F$ and the 1st write-in line are formed for the 2nd write-in line by width of face F by width-of-face $3F$ and the rectangular field in the parallel field, and the area of a single storage cell is $28F^2$. It becomes.

[0063] (5th operation gestalt) Drawing 10 is the top view showing typically the cell layout concerning the 5th operation gestalt of this invention.

[0064] With this operation gestalt, the 1st write-in line and the 2nd write-in line have its same serrate configuration of its, and 90 degrees of each rotating and crossing is the description. With this operation gestalt, two kinds of fields the 1st and 2nd write-in line runs to parallel exist. That is, - ** is the field specified with the broken line which encloses the tunnel junction component 101 among drawing, and the 1st write-in line and the 2nd write-in line are running vertically the bottom side of space. Another side is the field specified with the broken line which encloses the tunnel junction component 102 among drawing, and the 1st write-in line and the 2nd write-in line are running to parallel the bottom side of space. At this operation gestalt, for the aspect ratio of a tunnel junction component, it is formed at F and the area of a storage cell is [the width of face of the 1st, and 2nd write-in line] $8F^2$. It becomes.

[0065] As for the tunnel junction components 101 and 102 arranged to a different field, 90 degrees of the easy axes need to differ. Although the aspect showed the appearance of the tunnel junction component of 1 by drawing 10, this operation gestalt is not restricted to this. Control of an easy axis can realize a cel configuration easily by changing as mentioned above. Moreover, the crystal magnetic anisotropy of the ferromagnetic which may use magnetic association with the 3rd ferromagnetic, and constitutes a component in addition to a cel configuration may be used.

[0066] The two modes exist in the incorrect writing to a half-selection cel. One is the case where flux reversal arises by the one direction field at the time of half-selection, and when the flux reversal which accompanies this in domain wall displacement arises, the creep which poses a problem is also included. It is possible to make small the field which starts a half-selection cel compared with the conventional example at the time of writing in this invention, and it is possible to make higher the incorrect write-in margin in this mode.

[0067] On the other hand, - ** is already a case which a half-selection cel reverses by the leakage field of a from near the selection cel. This is the case where the half-selection cel which senses H_x is reversed with leakage of H_y concerning a selection cel. This is incorrect writing produced in the nearest-neighbors cel of a

selection cel, and the probability of occurrence is high compared with a previous incorrect write mode.

[0068] With this operation gestalt, when the tunnel junction component 101 is chosen, for example, 90 degrees of the easy axes of the tunnel junction component 102 and the easy axes of the tunnel junction component 101 in the 1st write-in wiring 11 which were half-chosen differ from each other. Furthermore, it is arranged with offset in the tunnel junction components 101 and 102x and the direction of y. Therefore, the leakage field from the 2nd write-in wiring 21 is impressed in an easy axis and the direction of a hard axis with its include angle of its to the half-chosen tunnel junction component 102. Therefore, it is able to make **** and an incorrect write-in margin higher to lower the value of an effectual leakage field.

[0069] With this operation gestalt, although the 1st and 2nd write-in line has the serrate configuration, a different gestalt from this is also realizable. (1) That the easy axis of the adjoining cel has angular relation, and (2) that the adjoining cel has offset as for x and the direction of y, and ***** -- or if both sides can be realized, it is possible to raise an incorrect write-in margin. [namely,] It cannot be overemphasized that the structure of filling this is included in this invention in the range which does not deviate from the meaning of this invention.

[0070] (6th operation gestalt) Drawing 11 is the top view showing typically the cell layout concerning the 6th operation gestalt of this invention from a substrate side side. Drawing 12 (a) is drawing which drawing 12 (b) swerved from the cross section of the memory cell corresponding to profile line B-B' of drawing 11 for the cross section of the memory cell corresponding to profile line A-A' of drawing 11 , swerved from it, and was shown.

[0071] As for the 2nd write-in line, and 101 and 102, for 11.12, in drawing 11 , a ferromagnetic tunnel junction component, and 31 and 32 are [the 1st write-in line, and 21 and 22] contact holes. Moreover, as for a lower electrode, and 501 and 502, in drawing 11 (a) and (b), 41 is [the diffusion field of a selection transistor and 51] the word lines of a selection transistor. The 1st write-in line and the 2nd write-in line are insulated electrically. Moreover, it has connected with a tunnel junction component and an electric target, and the 2nd write-in line is making the data line serve a double purpose.

[0072] In drawing 11 and 12, in a lower magnetic circuit and 602, a magnetic-flux concentration machine and 603 are up magnetic circuits, and, as for 601, they constitute magnetic shielding 61.62.

[0073] The fundamental cel arrangement in this operation gestalt is the same as that of the 3rd operation gestalt. It is in magnetic shielding being prepared in the 1st write-in wiring and the 2nd write-in wiring near the tunnel junction component with this operation gestalt. Magnetic shielding of this operation gestalt converges the field from two wiring near the tunnel junction component using a lower magnetic circuit and an up magnetic circuit, respectively, and has the structure impressed to this component with a magnetic-flux concentration vessel.

[0074] Magnetic shielding is formed in parallel at the 1st and 2nd write-in line. The direction of a generating field of the 2nd write-in line and the easy axis of magnetic shielding are parallel. the die length -- at least -- the direction die length of a write-in line of a component -- a certain thing is desirable 1.5 or more times.

[0075] nickel radical alloys, such as a permalloy which is a high permeability magnetic material as construction material used for magnetic shielding, and Mo addition permalloy, Sendust, and fine one -- Fe radical alloys, such as a helmet, can be used. Moreover, it is possible to also use oxide ferromagnetics, such as a ferrite.

[0076] The pulse width of the write-in current in MRAM write-in actuation is usually 100 or less ns. Therefore, magnetic-shielding material needs to have the property that the magnetization response can be followed, to a write-in current pulse. The object to (1) That initial permeability is at least 100 or more and (2) That saturation magnetization is small and (3) It is desirable to fill thing ** with the high specific resistance of an ingredient. Adding the additive which adds an additive to said alloy in order to fulfill these conditions, and is easy to make grain boundary precipitate, such as metalloids, such as Si and B, and Cu, Cr, V, it is a desirable gestalt to form the microcrystal aggregate of this alloy and AMORUFASU.

[0077] Moreover, it is more desirable to optimize a configuration in order to perform magnetic-domain control in magnetic shielding.

[0078] Magnetic shielding is (1). In order to complete the magnetic flux produced to the perimeter of wiring all over a magnetic circuit, (2) which can impress the generating field from wiring to a tunnel junction component efficiently Using a magnetic-flux concentration machine, the penetration magnetic flux of a magnetic circuit by optimizing structure so that it may impress effectively near the component (3) which can aim at field enhancement of a layer Since it is possible to intercept the magnetic leakage flux from wiring in a magnetic

circuit, it has the effectiveness that the incorrect write-in margin to a half-selection cell can be raised. It is (3) when the tunnel junction component has the structure thoroughly covered with the upper magnetic circuit and the lower magnetic circuit like especially this operation gestalt. It not only can heighten effectiveness more, but it has the new advantage of having the effectiveness of magnetic shielding over an external magnetic field.

[0079] Although a component parallel to the direction H_y of a generating field of the 2nd write-in line among the fields H_x generated in the bending part of the 1st write-in line is reinforced with magnetic shielding in the cellular structure of this operation gestalt shown in drawing 13, a component vertical to H_y is not reinforced with magnetic shielding. That is, magnetic shielding of this operation gestalt has the function which chooses and reinforces only an one direction component among the fields of the direction of arbitration from wiring.

[0080] (7th operation gestalt) With the 6th operation gestalt, since a component parallel to the direction H_y of a generating field of the 2nd write-in line among H_x (es) is reinforced, the field component of the direction of a hard axis becomes very small effectually. Similarly, when the field component of the direction of a hard axis from wiring is very small, or when the field component of the direction of a hard axis does not exist, if operating point setting out which was explained in full detail with the 1st operation gestalt remains as it is, it is difficult.

[0081] In order to improve this, it is effective to arrange the bias film 701 and 702 for the tunnel junction component 101 in near, as typically shown in drawing 14 (a) and (b), and to impress a bias field to component difficult shaft orientations. The magnetization direction of the bias film 701 and 702 is good to carry out in the direction of a field to impress to a tunnel junction component. For example, what is necessary is just to use the magnetization direction of the bias film as a hard axis at parallel, in order to impress a field to the difficult shaft orientations of a tunnel junction component.

[0082] The approach of adjoining the tunnel junction component 101 and arranging as arrangement of the bias film 701 and 702, as shown in drawing 14 (a), and the approach of overlapping a tunnel junction component and arranging, as shown in drawing 14 (b) exist.

[0083] Although the former is easy to control since the reinforcement of a bias field changes depending on spacing of the tunnel junction component 101 and the bias film, it is difficult the former to strengthen magnitude of a bias field.

[0084] The latter can consider three kinds in case magnetic association hardly exists, when association between layers which minded the nonmagnetic membrane and the insulator layer when a tunnel junction component, 101, and the bias film 701.702 were carrying out direct exchange association further exists. When a certain magnetic association exists between the tunnel junction component 101 and the bias film 701 and 702, magnitude of a bias field can be strengthened enough and it is advantageous. Moreover, magnetic-domain control produced at the edge of the tunnel junction component 101 can also be performed effectively.

[0085] As bias film, it is (1). A high coercive force magnetic film with coercive force higher than the tunnel junction component 101, and (2) It is possible to use two of soft magnetism film with coercive force lower than the tunnel junction component 101.

[0086] (1) In a ** case, the bias film can also be arranged inside the magnetic concentration machine 602 which forms magnetic shielding 61. In that case, it is required for the magnitude of the anisotropy field of the bias film to be fully larger than the magnitude of the generating field of the magnetic concentration machine 602 interior.

[0087] As such bias film, the cascade screen of the antiferromagnetic substance, such as a CoPt alloy, a hard magnetism alloy like a Co/Pt multilayer, a multilayer, a multilayer that has strong association between layers like a Co/Cu multilayer, and PtMn, and a hard magnetism alloy etc. can be used, for example. In this case, it is required for membranous saturation magnetization to be large enough besides having a big anisotropy field.

[0088] (2) It is difficult for a ** case to arrange the bias film inside the magnetic concentration machine 602 which forms magnetic shielding 61, and it necessary to arrange to the exterior. In the magnetic concentration machine 602 exterior, the direction of line of magnetic force has the component of the direction of a hard axis of a tunnel junction component from the effect of the edge magnetic pole of the magnetic concentration machine 602. By using for the bias film soft magnetism film which flux reversal produces in the hard axis of a tunnel junction component by this direction component of a hard axis, an effective difficult shaft-orientations bias field can be given.

[0089] as such bias film -- for example, a NiFe alloy and ** -- a soft magnetism alloy [like] and an amorphous alloy can be used. In this case, it is required for membranous saturation magnetization to be large enough

besides having high initial permeability.

[0090] The cell selection actuation at the time of impressing such a bias field is explained using drawing 15. Here, suppose that the 1st and 2nd write-in line of the generating field is parallel to the easy axis of a tunnel junction component by existence of magnetic shielding. Since the difficult shaft-orientations field H_b exists in a selection cell in addition to field H_x+H_y of easy shaft orientations as shown in drawing, a switching threshold is exceeded in a synthetic field. On the other hand, in a half-selection cell, the field of easy shaft orientations is either H_x or H_y , and even if it compounds the difficult shaft orientations H_b to it, it does not exceed a switching threshold.

[0091] If a bias field is impressed with the bias film like this operation gestalt, it is possible to reduce the current value which writing takes. By reducing a current value, not only reduction of power consumption but improvement in the incorrect write-in margin of a half-selection cell and improvement in a wiring life are expected, and the effectiveness becomes very large.

[0092] (8th operation gestalt) Drawing 16 is the top view showing typically the cell layout concerning the 8th operation gestalt of this invention from a substrate side. Drawing 17 (a) is drawing which drawing 17 (b) swerved from the cross section of the memory cell corresponding to profile line B-B' of drawing 16 for the cross section of the memory cell corresponding to profile line A1A' of drawing 16, swerved from it, and was shown.

[0093] As for the 1st write-in line, and 21 and 22, in drawing 16, the 2nd write-in line, and 101 and 102 are [11 and 12] ferromagnetic tunnel junction components. Moreover, as for a lower electrode, and 501 and 502, in drawing 17 (a) and (b), 41 is [the diffusion field of a selection transistor and 51] the word lines of a selection transistor. It connects electrically through the lower electrode and the tunnel magnetic resistance element, and the 1st write-in line and the 2nd write-in line are making the sense current circuit to a tunnel junction component serve a double purpose.

[0094] In drawing 16 and 17, 601 is a lower magnetic circuit, 602 is a magnetic-flux concentration machine, and they constitute magnetic shielding 61 and 62.

[0095] Although this operation gestalt has the 6th fundamentally same operation gestalt and configuration, it is the description that the 1st write-in line and the 2nd write-in line are located on the same flat surface [near the tunnel junction component], and it is suitable for application for a granular tunnel junction component and a flat-surface mold tunnel junction component like a lamp edge mold to which tunnel current flows in an abbreviation film surface.

[0096] Although the potential difference arises between the 1st and 2nd write-in line at the time of writing, it is the object which mitigates the effect of the leakage current by it, component destruction, etc., and a desirable gestalt constitutes the lower electrode 41 from a component with rectification.

[0097]

[Effect of the Invention] As explained in full detail above, according to this invention, it becomes possible to raise the field generating effectiveness from wiring, and to raise the allowance width of face of a rewriting current value, in order to write in further and to prevent the incorrect writing to the half-selection cell at the time, and the effectiveness is dramatically large.

[Translation done.]

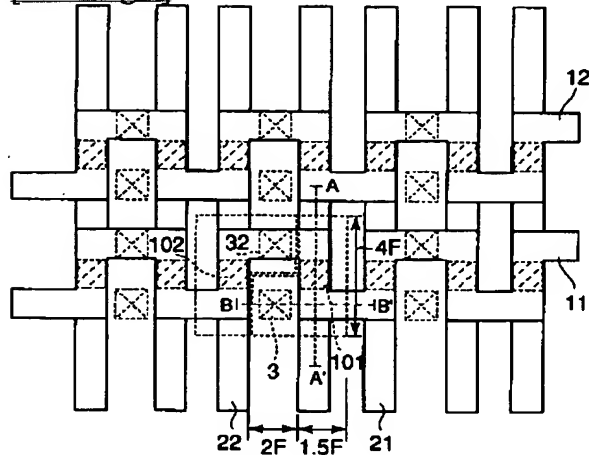
* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

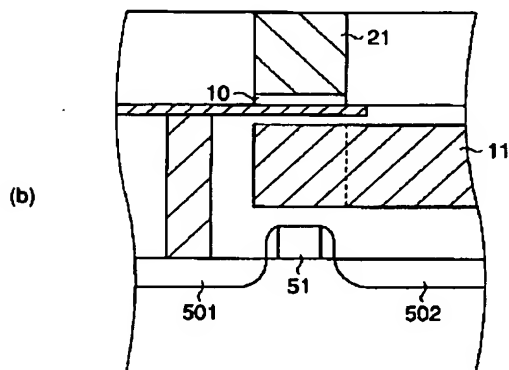
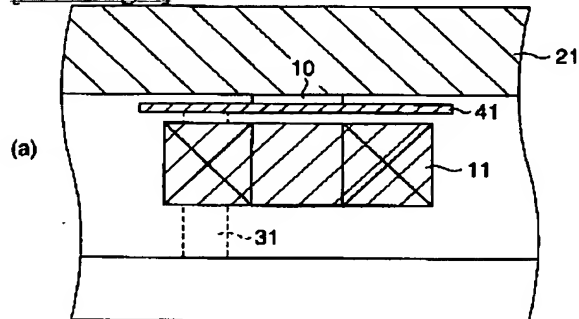
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

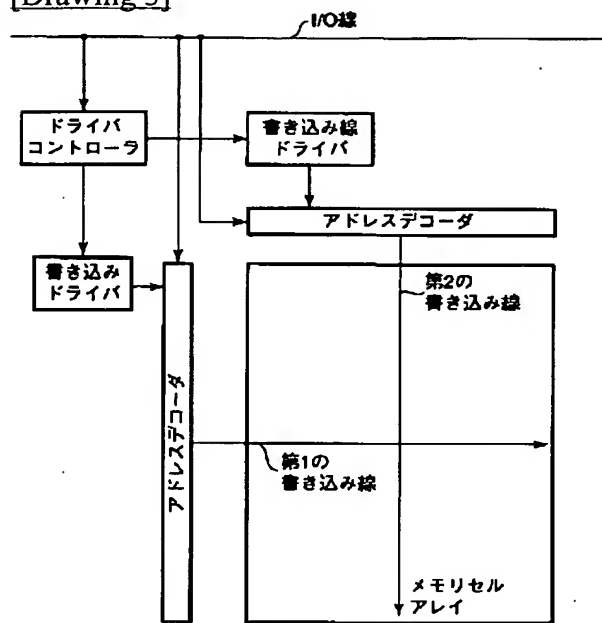
[Drawing 1]



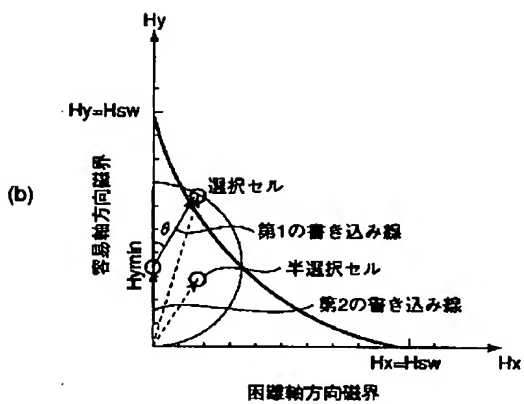
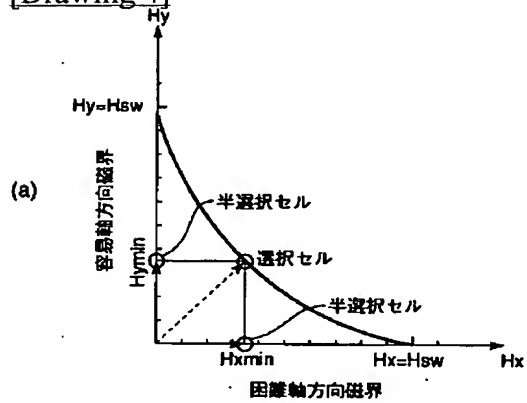
[Drawing 2]



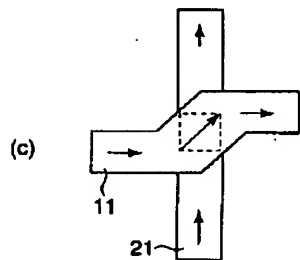
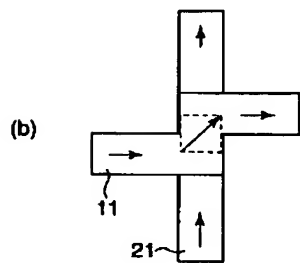
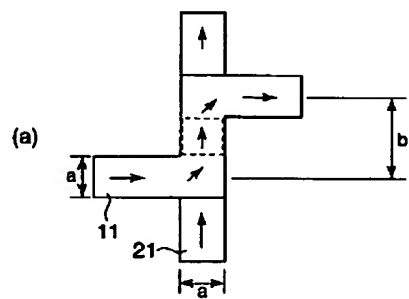
[Drawing 3]



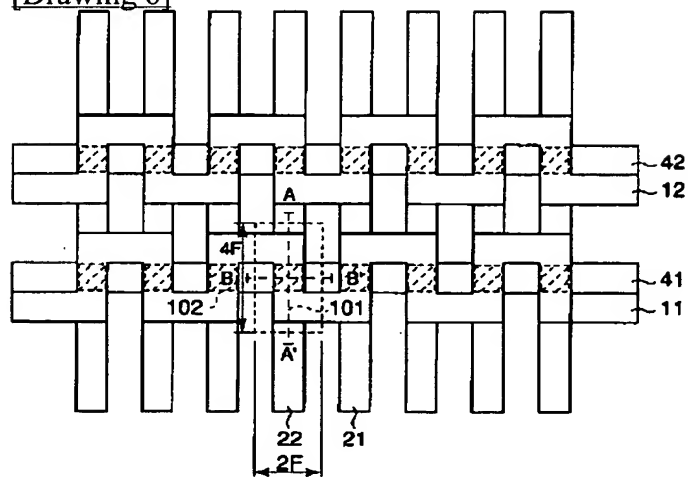
[Drawing 4]



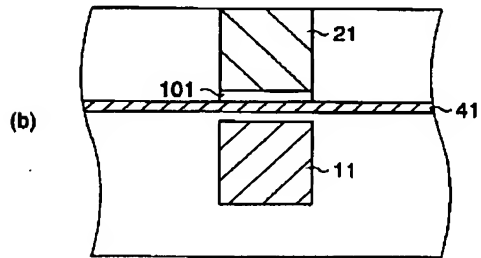
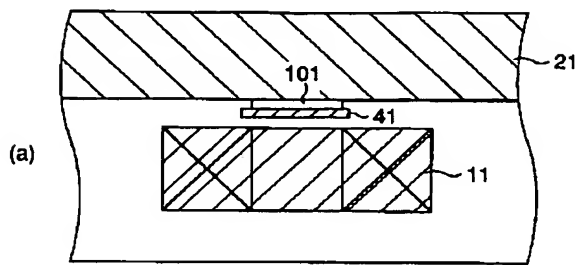
[Drawing 5]



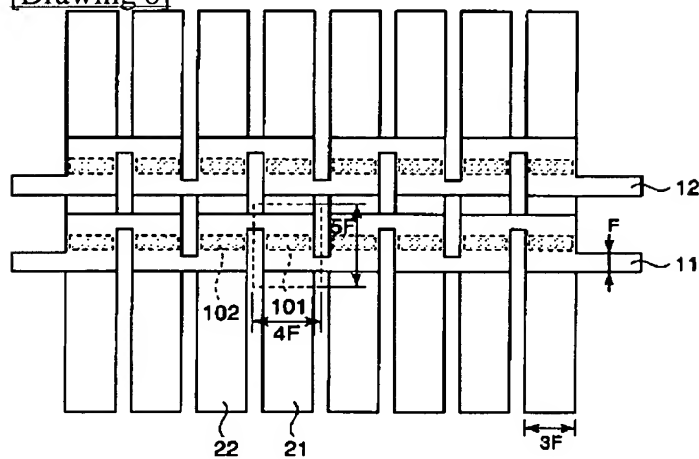
[Drawing 6]



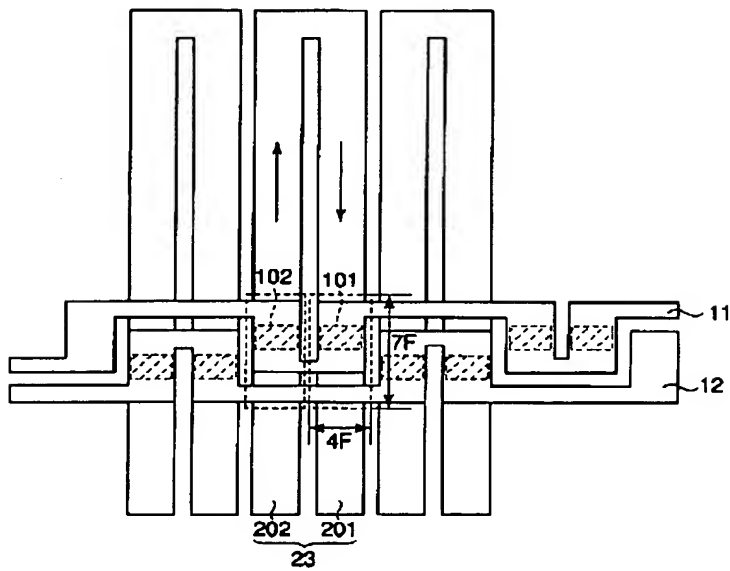
[Drawing 7]



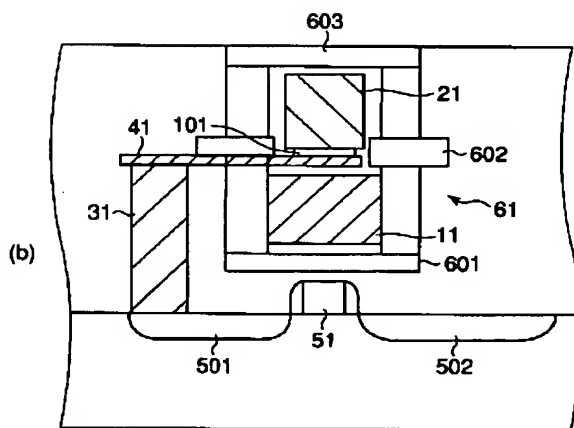
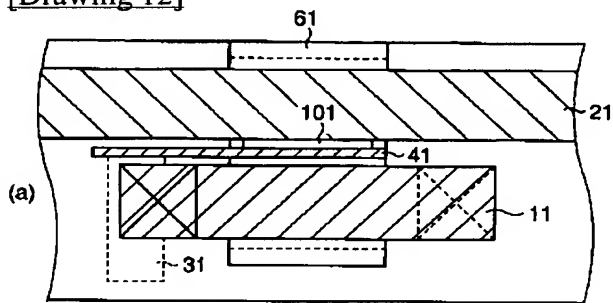
[Drawing 8]



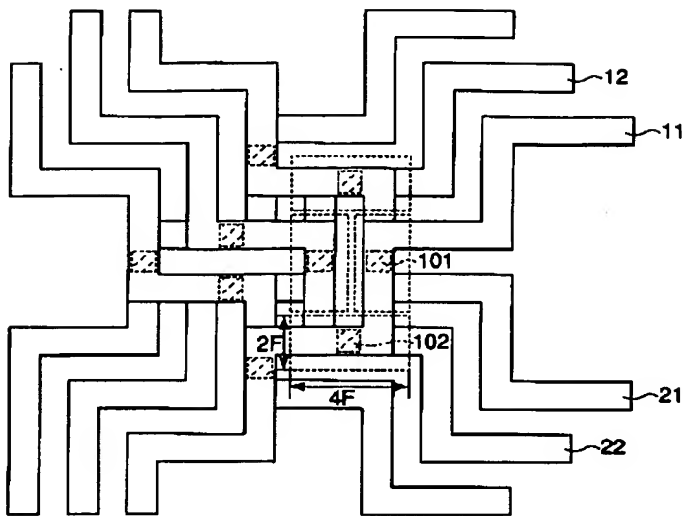
[Drawing 9]



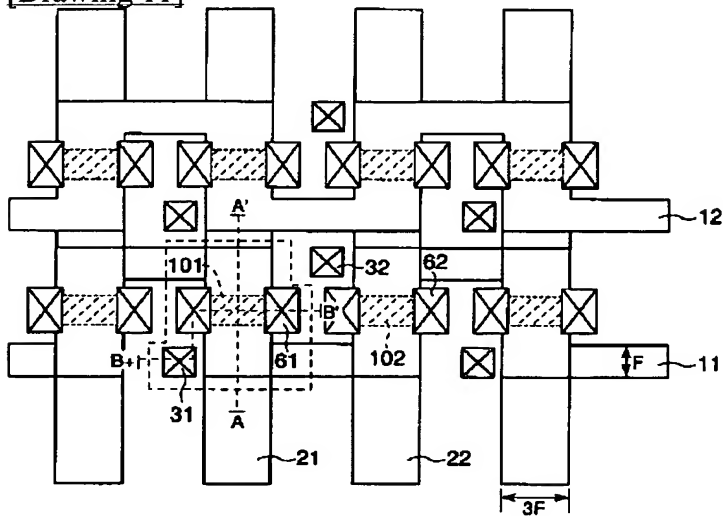
[Drawing 12]



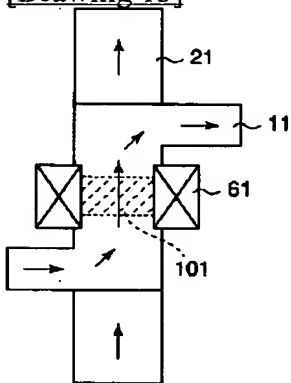
[Drawing 10]



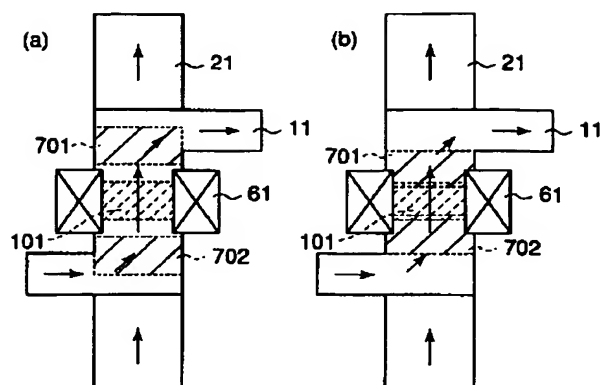
[Drawing 11]



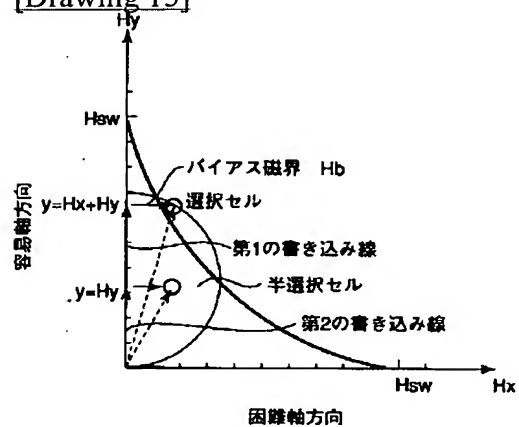
[Drawing 13]



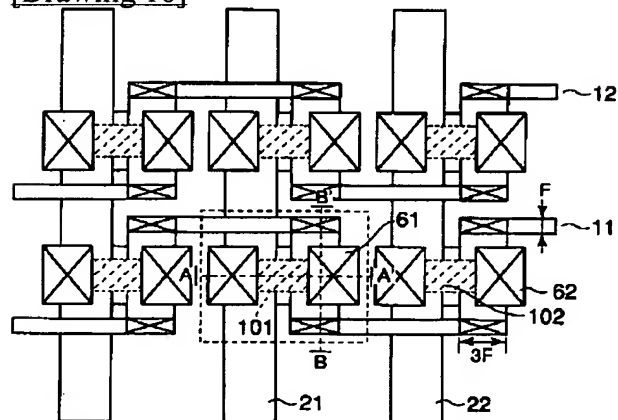
[Drawing 14]



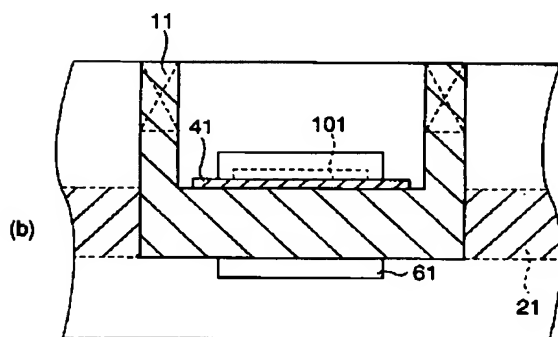
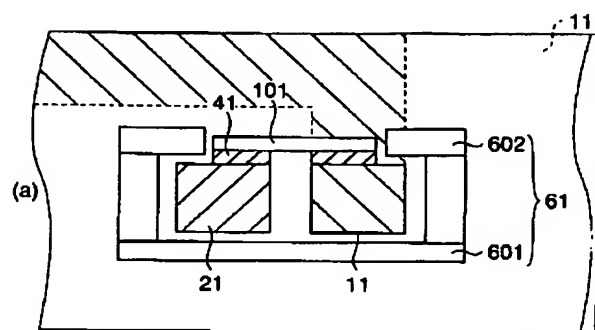
[Drawing 15]



[Drawing 16]



[Drawing 17]



[Translation done.]

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-289807

(43)Date of publication of application : 04.10.2002

(51)Int.Cl.

H01L 27/105

G11C 11/14

G11C 11/15

H01L 43/08

(21)Application number : 2001-090768

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 27.03.2001

(72)Inventor : NAKAJIMA KENTARO

SAITO YOSHIAKI

SUNAI MASAYUKI

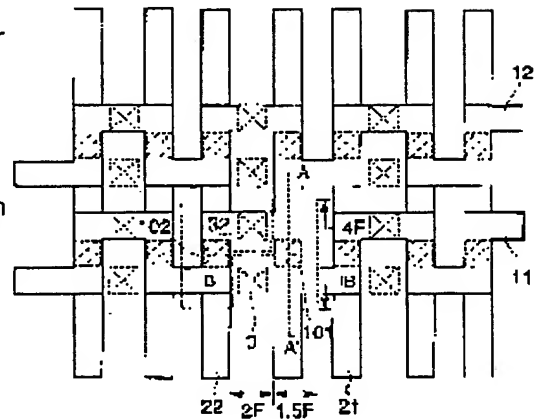
(54) MAGNETIC MEMORY DEVICE AND MAGNETORESISTANCE EFFECT ELEMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a means which improves magnetic field generating efficiency from a writing wiring, and further increases the allowable range of values for a rewriting current in order to prevent error writing to semi-selective cell, when writing is conducted, in a solid magnetic memory using a tunnel junction element.

SOLUTION: Two writing wirings are arranged, so as to run almost in parallel in the vicinity of the tunnel junction element. The two writing wirings intersect perpendicular in the whole memory region and form cross point type arrangement, so that cell selection is facilitated.

Magnetic shield and a bias film may be used also.



LEGAL STATUS

[Date of request for examination]

29.07.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁(JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開 2002-289807

(P 2002-289807A)

(43) 公開日 平成14年10月4日 (2002. 10. 4)

(51) Int. Cl. ⁷	識別記号	F I	テーマコード* (参考)		
H O 1 L	27/105	G 1 1 C	11/14	A	5F083
G 1 1 C	11/14		11/15		
	11/15	H O 1 L	43/08	Z	
H O 1 L	43/08		27/10	4 4 7	

審査請求 未請求 請求項の数 9

O L

(全 1 4 頁)

(21) 出願番号 特願2001-90768 (P2001-90768)

(22) 出願日 平成13年3月27日 (2001. 3. 27)

(71) 出願人 000003078

株式会社東芝

東京都港区芝浦一丁目1番1号

(72) 発明者 中島 健太郎

神奈川県川崎市幸区小向東芝町1番地

株式会社東芝研究開発センター内

(72) 発明者 斉藤 好昭

神奈川県川崎市幸区小向東芝町1番地

株式会社東芝研究開発センター内

(74) 代理人 100058479

弁理士 鈴江 武彦 (外6名)

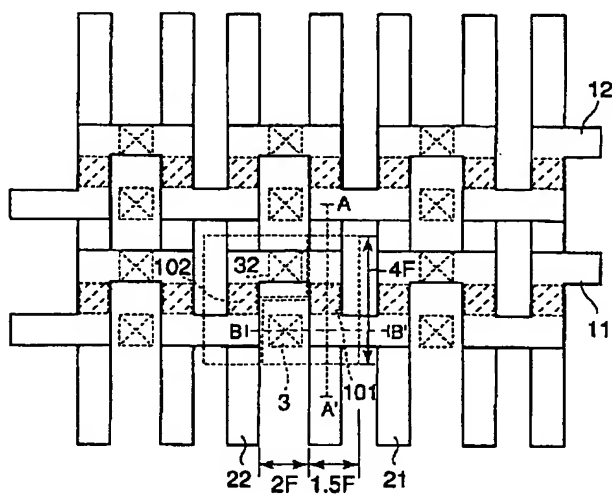
最終頁に続く

(54) 【発明の名称】 磁気メモリ装置および磁気抵抗効果素子

(57) 【要約】

【課題】 トンネル接合素子を用いた固体磁気メモリにおいて、書き込み配線からの磁界発生効率を高める、さらに書き込み時の半選択セルへの誤書き込みを防ぐため書き換え電流値の許容幅を高める手段を提供する。

【解決手段】 二本の書き込み配線をトンネル接合素子近傍に於いて略平行に走行するように配置する。メモリ全体領域では二本の書き込み配線は直交し、クロスポイント型の配置となるのでセル選択は容易である。磁気シールド、バイアス膜を用いてもよい。



【特許請求の範囲】

【請求項 1】 第 1 の面上で行方向に配列された複数の第 1 の書き込み線と、

前記複数の第 1 の書き込み線の内、所望の第 1 の書き込み線を選択する第 1 のアドレスデコードと、

前記第 1 の面と異なりかつ平行する第 2 の面上で列方向に配列され、前記複数の第 1 の書き込み線に交差する複数の第 2 の書き込み線と、

前記複数の第 2 の書き込み線の内、所望の第 2 の書き込み線を選択する第 2 のアドレスデコードと、

前記第 1 と第 2 の書き込み線の交差点の各々において、第 1 と第 2 の書き込み線により膜面垂直方向に挟まれるように配置された磁気抵抗効果素子と、

を具備し、前記第 1 と第 2 の書き込み線は前記交差点において両書き込み線に流される電流が略平行となる部分を有することを特徴とする磁気メモリ装置。

【請求項 2】 第 1 の面上に行列状に配列された複数の磁気抵抗効果素子と、

前記第 1 の面と異なる第 2 の面上において、前記磁気抵抗効果素子に夫々近接して配置された複数の第 1 の書き込み線と、

前記複数の第 1 の書き込み線の内、所望の第 1 の書き込み線を選択する第 1 のアドレスデコードと、

前記第 2 の面と異なる第 3 の面上で前記第 1 の書き込み線と交差する部分と、前記第 2 の面上で前記磁気抵抗効果素子に夫々近接し、かつ前記第 1 の書き込み線と平行となる部分を有する複数の第 2 の書き込み線と、

前記複数の第 2 の書き込み線の内、所望の第 2 の書き込み線を選択する第 2 のアドレスデコードと、を具備することを特徴とする磁気メモリ装置。

【請求項 3】 前記磁気抵抗効果素子にバイアス磁界を印加するための高保磁力磁性膜を具備することを特徴とする請求項 1 または 2 に記載の磁気メモリ装置。

【請求項 4】 行方向に配列された複数の第 1 の書き込み線と、

前記複数の第 1 の書き込み線の内、所望の第 1 の書き込み線を選択する第 1 のアドレスデコードと、

列方向に配列され、前記複数の第 1 の書き込み線に交差する複数の第 2 の書き込み線と、

前記複数の第 2 の書き込み線の内、所望の第 2 の書き込み線を選択する第 2 のアドレスデコードと、

前記第 1 と第 2 の書き込み線の交差点の各々に配置された磁気抵抗効果素子と、

前記書き込み線からの発生磁界を保持する磁気回路と、

前記磁気回路の貫通磁束を前記磁気抵抗効果素子の一方に集中させる磁束集中器と、を具備し、前記第 1 と第 2 の書き込み線は前記交差点において両書き込み線に流される電流が略平行となる部分を有することを特徴とする磁気メモリ装置。

【請求項 5】 前記第 1 と第 2 の書き込み線が、前記磁

気抵抗効果素子と別平面に配置され、前記磁気抵抗効果素子とその膜面垂直方向に挟んで配置されてなることを特徴とする請求項 4 に記載の磁気メモリ装置。

【請求項 6】 前記第 1 および第 2 の書き込み線が、前記磁気抵抗効果素子と異なる同一平面に配置されてなることを特徴とする請求項 4 に記載の磁気メモリ装置。

【請求項 7】 前記磁気抵抗効果素子にバイアス磁界を印加するための高保磁力磁性膜をさらに具備することを特徴とする請求項 4 に記載の磁気メモリ装置。

10 【請求項 8】 書き込み時のセル選択が、前記第 1 と第 2 のアドレスデコードに、選択セルの行および列アドレスを夫々与えることによって行われることを特徴とする請求項 1 乃至 7 のいずれかに記載の磁気メモリ装置。

【請求項 9】 第 1 の面上に配置された第 1 の書き込み線と、

前記第 1 の面とは異なる第 2 の面上に配置され、前記第 1 の書き込み線に垂直な一方向から前記第 1 の書き込み線側面上部まで配置された第 1 の部分と、前記第 1 の部分に接続し前記第 1 の書き込み線に重なる第 2 の部分と、前記第 1 の部分と逆側の側面において前記第 1 の書き込み線と垂直となるように前記第 2 の部分に接続された第 3 の部分を有する第 2 の書き込み線と、

前記第 1 の書き込み線と前記第 2 の書き込み線の前記第 2 の部分との間に挟まれ、前記第 1 および第 2 の書き込み線のいずれか一方に接続された磁気抵抗効果素子と、を具備し、前記第 1 および第 2 の書き込み線の線幅を a 、前記第 2 の書き込み線の第 1 の部分の中心線と第 3 の部分の中心線との最短距離を b としたとき、 $2a > b > 0$ なる関係を有することを特徴とする磁気抵抗効果素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は強磁性体を用いた情報再生技術に係わり、特に強磁性トンネル接合を利用した不揮発性固体メモリ装置および磁気抵抗効果素子に関する。

【0002】

【従来の技術】磁気ランダムアクセスメモリ (Magnetic Random Access Memory; 以下 MRAM と略記) とは、情報の記録担体として強磁性体の磁化方向を利用した、記録情報を随時書き換え、保持、読み出すことができる固体メモリの総称である。

【0003】MRAM のメモリセルは、通常複数の強磁性体を積層した構造を有する。情報の記録は、メモリセルを構成する複数の強磁性体の磁化の相対配置が、平行か反平行であるかを 2 進の情報 “1”、“0” に対応させて行う。記録情報の書き込みは、各セルの強磁性体の磁化方向を、クロスストライプ状に配置された書き込み線に電流を流して生じる電流磁界によつて反転させることによつて行われる。記録保持時の消費電力は原理的に

ゼロであり、また電源を切っても記録保持が行われる不揮発性メモリである。記録情報の読み出しは、メモリセルの電気抵抗が、セルを構成する強磁性体の磁化方向とセンス電流との相対角、または複数の強磁性層間の磁化の相対角によって変化する現象、いわゆる磁気抵抗効果を利用して行う。

【0004】MRAMは、従来の誘電体を用いた半導体メモリとその機能を比較すると、(1) 完全な不揮発性であり、また 10^{16} 回以上の書き換え回数が可能であること、(2) 非破壊読み出しが可能であり、リフレッシュ動作を必要としないため読み出しサイクルを短くすることが可能であること、(3) 電荷蓄積型のメモリセルに比べ、放射線に対する耐性が強いこと、等の多くの利点を有している。MRAMの単位面積あたりの集積度、書き込み、読みだし時間は、おおむねDRAMと同程度となり得ることが予想される。従って不揮発性という大きな特色を生かし、携帯機器用の外部記録装置、LSI混載用途、さらにはパーソナルコンピュータの主記憶メモリへの応用が期待されている。

【0005】現在実用化の検討が進められているMRAMでは、メモリセルに強磁性トンネル接合(Magnetic Tunnel Junction; 以下MTJと略記)を用いている(例えば、ISSCC 2000 Digest Paper pp. 128-131参照)。MTJは、主として強磁性層/絶縁層/強磁性層からなる三層膜で構成され、電流は絶縁層をトンネルして流れる。接合の抵抗値は、両強磁性金属層の磁化の相対角の余弦に比例して変化し、両磁化が反平行の場合に極大値をとる。これがトンネル磁気抵抗効果であり、例えばNiFe/Cu/Al₂O₃/Cu/NiFeでは、500e以下の低磁界において25%を越える磁気抵抗変化率が見い出されている(例えばIEEE Trans. Mag., 33, 3553(1997)参照)。

【0006】MTJの構造としては、磁界感度改善を目的として、一方の強磁性体に隣接して反強磁性体を配置し、磁化方向を固着させたいわゆるスピンバルブ構造のもの(例えばJpn. J. Appl. Phys., 36, L200(1997). 参照)、また磁気抵抗変化率のバイアス依存性を改善するために、二重のトンネルバリアを設けたものが知られている(例えばJpn. J. Appl. Phys., 36, L1380(1997). 参照)。

【0007】しかしながらGbit級の集積度を持つMRAMを開発するためには、解決すべき課題が幾つか残っている。その一つは、書き込み電流の低減である。従来提案されているMRAMでは、配線に電流を流してこれにより発生した磁界でMTJの記録層磁化を反転させる。

【0008】配線からの発生磁界強度は、配線の電流値と配線-MTJ間距離に依存して変化するが、従来知られている報告例ではおよそ数Oe/mA程度である。さらにMTJの記録層の磁化反転閾値(以下スイッチング

磁界 H_{sw} と定義)は、次式のようにMTJの磁化困難軸方向のサイズ(以下セル幅 w と定義)に反比例して増大する。

$$【0009】H_{sw} = H_{sw}^0 + A/w \quad (1)$$

ここで、 H_{sw}^0 はバルクのスイッチング磁界である。また、 A はセルの形状、材質等に依存する定数であり、従来知られている A の値は $10 \sim 200 \text{ e} \cdot \mu\text{m}$ である。

【0010】配線の信頼性を考えた場合、エレクトロマイグレーションが一つの制限を与える。エレクトロマイグレーションは配線電流密度で加速され、現在LSI製造に用いられているAl-Cu配線、Cu配線での電流密度上限はそれぞれおよそ $10 \text{ mA}/\mu\text{m}^2$ 、 $100 \text{ mA}/\mu\text{m}^2$ 程度である。

【0011】仮にGbit級の集積度実現に必要な $0.1 \mu\text{m}$ ルールでの製造を考えた場合、Cu配線を用いた場合でも配線に流せる電流値の上限は 1 mA 程度であり、それにより発生する磁界の値は数Oe程度である。一方、 $0.1 \mu\text{m}$ 程度のサイズのMTJのスイッチング磁界は(1)式に従うと数 100 e 以上になる。すなわち現状の技術ではGbit級MRAMの実現ははなはだ困難である。

【0012】この点を解決するため、例えば米国特許5,940,319号、米国特許5,956,267号、欧州特許WO00/10172号、また特開平8-306014号に記載があるように、配線周囲に高透磁率磁性材料によるキーパー層ないしヨーク構造を設けた例が提案されている。これらの方法はいずれも、配線周囲に発生した磁束をキーパー層ないしヨーク構造内に収束させることで、MTJ近傍に生じる磁界の向上を図り、書き込み電流値の低減を目的としたものである。

【0013】一方、MRAM開発の課題の一つとして、隣接セル間の書き込み時の干渉の問題がある。すなわち、MRAMでは複数の書き込み線が概ね直交するように配置され、クロスマトリックスを形成する。書き込み時には二本の直交する書き込み線を選択し、それにより交点に生じる合成磁界により選択MTJの記録層磁化反転を生じさせる。この場合、選択セル以外に縦横いずれかの配線からの磁界を受ける半選択セルが存在する。従って半選択セルへの誤書き込みを防ぐために、書き換え動作時には選択セルは反転し、半選択セルは反転しないように書き換え電流値を調整する必要がある。大規模アレイでは、MTJのスイッチング磁界に分布が生じるために、一般に書き換え電流値の許容幅は非常に小さくなる。これを解決する手段として、米国特許6,081,445号、6,134,139号、6,005,800号に開示された方法が知られてる。これらはいずれも、書き換え電流値の許容幅を高めることを目的として、書き換え時の電流方向とMTJの容易軸方向とを相対角を適宜制御したものである。

【0014】

【発明が解決しようとする課題】上述のように、Gbit級のMRAMを開発するためには、(1)配線からの磁界発生効率を高めること、(2)書き込み時の半選択セルへの誤書き込みを防ぐため書き換え電流値の許容幅を高めることが二つの大きな課題である。しかしながら縦型電流素子であるMTJに適した構造を有し、かつ上記二つの課題を解決する方法は知られていない。本発明はこのような課題に対処するためになされたもので、数Gbit以上の記録容量を有する高速、低消費電力の磁気メモリ装置を提供することを目的としている。

【0015】

【課題を解決するための手段】上記課題を解決するため本発明は次のような構成を用いている。

【0016】すなわち本発明の第1の磁気メモリ装置は、第1の面上で行方向に配列された複数の第1の書き込み線と、前記複数の第1の書き込み線の内、所望の第1の書き込み線を選択する第1のアドレスデコードと、前記第1の面と異なりかつ並行する第2の面上で列方向に配列され、前記複数の第1の書き込み線に交差する複数の第2の書き込み線と、前記複数の第2の書き込み線の内、所望の第2の書き込み線を選択する第2のアドレスデコードと、前記第1と第2の書き込み線の交差点の各々において、第1と第2の書き込み線により膜面垂直方向に挟まれるように配置された磁気抵抗効果素子とを具備し、前記第1と第2の書き込み線は前記交差点において両書き込み線に流される電流が略平行となる部分を有することを特徴とする。

【0017】本発明の第2の磁気メモリ装置は、第1の面上に行列状に配列された複数の磁気抵抗効果素子と、前記第1の面と異なる第2の面上において、前記磁気抵抗効果素子に夫々近接して配置された複数の第1の書き込み線と、前記複数の第1の書き込み線の内、所望の第1の書き込み線を選択する第1のアドレスデコードと、前記第2の面と異なる第3の面上で前記第1の書き込み線と交差する部分と、前記第2の面上で前記磁気抵抗効果素子に夫々近接し、かつ前記第1の書き込み線と平行となる部分を有する複数の第2の書き込み線と、前記複数の第2の書き込み線の内、所望の第2の書き込み線を選択する第2のアドレスデコードとを具備することを特徴とする。

【0018】本発明の第3の磁気メモリ装置は、行方向に配列された複数の第1の書き込み線と、前記複数の第1の書き込み線の内、所望の第1の書き込み線を選択する第1のアドレスデコードと、列方向に配列され、前記複数の第1の書き込み線に交差する複数の第2の書き込み線と、前記複数の第2の書き込み線の内、所望の第2の書き込み線を選択する第2のアドレスデコードと、前記第1と第2の書き込み線の交差点の各々に配置された磁気抵抗効果素子と、前記書き込み線からの発生磁界を保持する磁気回路と、前記磁気回路の貫通磁束を前記磁

気抵抗効果素子の一方に集中させる磁束集中器とを具備し、前記第1と第2の書き込み線は前記交差点において両書き込み線に流される電流が略平行となる部分を有することを特徴とする。

【0019】本発明の第4の磁気メモリ装置は、第1の面上に配置された第1の書き込み線と、前記第1の面とは異なる第2の面上に配置され、前記第1の書き込み線に垂直な一方向から前記第1の書き込み線側面上部まで配置された第1の部分と、前記第1の部分に接続し前記第1の書き込み線に重なる第2の部分と、前記第1の部分と逆側の側面において前記第1の書き込み線と垂直となるように前記第2の部分に接続された第3の部分を有する第2の書き込み線と、前記第1の書き込み線と前記第2の書き込み線の前記第2の部分との間に挟まれ、前記第1および第2の書き込み線のいずれか一方に接続された磁気抵抗効果素子とを具備し、前記第1および第2の書き込み線の線幅を a 、前記第2の書き込み線の第1の部分の中心線と第3の部分の中心線との最短距離を b としたとき、 $2a > b > 0$ なる関係を有することを特徴とする。

【0020】ここで本発明の望ましい実施形態として次のものが挙げられる。

【0021】(1)トンネル磁気抵抗素子は、一層のトンネルバリアを持ち、トンネルバリアの片側にはFe、Ni、Coを含む強磁性合金又は多層膜とPtMn等反強磁性体薄膜を少なくとも一層含む高保磁力層とが積層された固着層と、もう一端にはFe、Ni、Coを含む強磁性合金又は多層膜とからなる記録層を配置したスピバルブ構造であること。

【0022】(2)トンネル磁気抵抗素子は、二層のトンネルバリアを持ち、トンネルバリアの両側にはFe、Ni、Coを含む強磁性合金又は強磁性多層膜とPtMn等反強磁性体薄膜を少なくとも一層含む高保磁力層とが積層された固着層と、トンネルバリアに挟まれた中間層にはFe、Ni、Coを含む強磁性合金又は多層膜とからなる記録層を配置したデュアルスピバルブ構造であること。

【0023】(3)トンネル磁気抵抗素子の一端は、接地端に接続され、他端は一つの書き込み線を介して電源端に接続されていること。

【0024】(4)一つの書き込み線には複数のトンネル磁気抵抗素子が並列に接続し、該配線は読み出し配線としても機能すること。

【0025】(5)選択された磁気メモリセルのデータは、該メモリセルに流れる電流値乃至該メモリセルに生じる電圧降下の値から読み出されること。

【0026】(6)列書き込み線と行書き込み線は、トンネル磁気抵抗素子近傍では略平行に走行するが、複数の磁気メモリセルを配列した状態では、略直交する配置となること。

【0027】(7) 書き込み線は、複数の平面にまたがって配置されていても良いこと。

【0028】(8) 書き込み線幅、間隔は行方向、列方向で異なっても良いこと。

【0029】(9) 書き込み時のセル選択は、行と列のアドレスデコードに選択セルの行及び列アドレスを夫々与えることによって行われ、列書き込み線と行書き込み線に流れる電流値と方向を制御することによって行われること。

【0030】(10) 磁気回路及び磁気集中器は初透磁率 10 以上の軟磁性体からなること。

【0031】(11) 高保磁力膜は、Fe、Ni、Coを含む強磁性合金又は多層膜、乃至はPtMn等反強磁性体薄膜を少なくとも一層含む多層膜からなること。

【0032】

【発明の実施の形態】以下図面を参照して本発明の実施の形態を説明する。

【0033】(第1の実施形態)図1は本発明の第1の実施形態に係るセルレイアウトを模式的に示す平面図である。また図2(a)は図1の断面線A-A'に対応するメモリセルの断面を、図2(b)は図1の断面線B-B'に対応するメモリセルの断面をそれぞれ示した図である。なお、図1は理解を容易にするため、基板面側(下側)から見た平面図を示す。

【0034】図1において、11、12は第1の書き込み線、21、22は第2の書き込み線、101、102は強磁性トンネル接合素子、31、32はコンタクトホールである。また図2(a)、(b)において41は下部電極、501、502は選択トランジスタの拡散領域、51は選択トランジスタのワード線である。第1の書き込み線と、第2の書き込み線は電気的に絶縁されている。また第2の書き込み線はトンネル接合素子と電気的に接続しておりデータ線を兼用している。

【0035】図1に示すように本実施形態の磁気メモリ装置における記憶セルは、第1の書き込み線、第2の書き込み線とから主に構成される。第1の書き込み線と第2の書き込み線とは、それぞれ異なる平面に配置されており、トンネル接合素子を膜面垂直方向に挟んだ構成をとっている。なお図2では第2の書き込み線が第1の書き込み線の上層にある構成を示しているが、逆の構成も可能である。

【0036】第1の書き込み線と第2の書き込み線は、俯瞰して見ると互いに直交しており、クロスマトリックスを構成している。一方、交差点近傍では、第1の書き込み線と第2の書き込み線は平行に走行している。第1の書き込み線は一定長さ平行に走行した後、直角に曲がり、結果として第1の書き込み線はジグザグ状の形状を有している。第2の書き込み線はメモリアレイ領域内では直線である。

【0037】トンネル接合素子は交差点の第1の書き込

み線と第2の書き込み線とが平行に走行している領域に配置されている。トンネル接合素子の磁化容易軸方向は、第2の書き込み線走行方向に垂直に配置されている。

【0038】本実施形態では第1の書き込み線、第2の書き込み線ともに幅F(設計ルールにおける最小線幅)で形成されており、記憶セルの面積は $10F^2$ となる。

【0039】図3は本発明の実施形態に係るメモリセルブロックの構成を模式的に示したものである。前述のように、第1の書き込み線と第2の書き込み線とは、直交しており異なるアドレスデコードを介して書き込み線ドライバに接続している。二つのアドレスデコードは夫々I/O線に接続している。これにより例えばI/O線のアドレスバスからの信号の内、例えば上位アドレス、下位アドレスを夫々第1、第2の書き込み線選択に対応させることで、任意のメモリセルへの書き込みアドレス指定が可能になる。

【0040】トンネル磁気抵抗素子は、一層のトンネルバリアを持ち、トンネルバリアの片側にはFe、Ni、Coを含む強磁性合金又は多層膜とPtMn等反強磁性体薄膜を少なくとも一層含む高保磁力層とが積層された固着層と、もう一端にはFe、Ni、Coを含む強磁性合金又は多層膜とからなる記録層を配置したスピンプル構造であることが好ましい。

【0041】また、トンネル磁気抵抗素子が、二層のトンネルバリアを持ち、トンネルバリアの両側にはFe、Ni、Coを含む強磁性合金又は強磁性多層膜とPtMn等反強磁性体薄膜を少なくとも一層含む高保磁力層とが積層された固着層と、トンネルバリアに挟まれた中間層にはFe、Ni、Coを含む強磁性合金又は多層膜とからなる記録層を配置したデュアルスピンプル構造を有していると、素子印加電圧に対する磁気抵抗変化率の減少を低減することができ、また耐圧を高めることができるためより好ましい形態となる。

【0042】次に図4を用いて、本実施形態における情報の書き込みの方法を説明する。図4(a)、(b)は、従来用いられている書き込み方法(図4(a))と本実施形態の方法(図4(b))とを比較したものである。まず図4(a)を例にとって従来例を説明する。

【0043】MRAMに用いられるサブミクロンサイズの強磁性体の磁化過程は一軸異方性の存在下での磁化の一斉回転を仮定して説明することができる。その際の磁化反転の閾値(以下スイッチング磁界 H_{sw} と定義)を H_{sw} とすると、 H_{sw} と困難軸方向磁界 H_x 、容易軸方向磁界 H_y とは次式の関係を持つ。

$$H_x^{2/3} + H_y^{2/3} = H_{sw}^{2/3} \quad (2)$$

図4(a)は、(2)式を模式的に示したものである。

【0044】従来例では、二方向の直交磁界を用い、それぞれの合成磁界が閾値を越えるように一方向磁界(H_x 、 H_y)の値を決める。クロスマトリックス型のアレ

イ構造では、困難軸方向のみ、また容易軸方向のみの磁界を受ける半選択セルが存在する。理想的な磁化一斉回転を仮定した場合、半選択セルに対する誤書き込みマージンは $H_x = H_y$ で極大となる。従って一般には $H_x = H_y$ の条件を保って書き込み動作が行われる。

【0045】一方向磁界の最小値 $H_{x\min}$, $H_{y\min}$ は、理想的な磁化一斉回転を仮定すると、(2) 式と、
 $H_x = H_y$ (3)

の二式を解いて得られ、

$H_{x\min} = H_{y\min} = 2^{-3/2} H_{sw} \approx -0.35 H_{sw}$ となる。単純にスイッチング磁界の半分 $0.5 H_{sw}$ を合成する場合に比べ磁界の値が低減されている。

【0046】次に図4(b)を用いて本実施形態の方法を説明する。本実施形態では、トンネル接合素子近傍に置いて第1の書き込み線と第2の書き込み線が平行に走行していることが大きな特徴である。ただし第1の書き込み線が、第2の書き込み線と平行に走行している領域は限られており、実際に第1の書き込み線より発生する磁界の方向は、第2の書き込み線より発生する磁界に対し有限の角度を有している。

【0047】この点を図5(a)、(b)、(c)を用いて再度説明する。すなわち図5(a)に示すように、第1の書き込み線の折れ曲がり領域に於いて、電流は斜めに傾いて流れる。これはインピーダンス最小の経路を優先して流れたものと理解することができる。実際には配線内に電流分布が生じるため複雑になるが、第1の書き込み配線と第2の書き込み配線からの発生磁界 H_x 、 H_y の相対角は、第1近似では、配線幅 a と折れ曲がり部長さ b で決まる角度 $\theta = \tan^{-1}(b/a)$ で決まるとして良い。

【0048】この場合、第1、第2の書き込み配線からの磁界によるセル選択は次のように行われる。図4

(b)に示すように、第2の書き込み線からの磁界 H_y は磁化容易軸に平行である。例えば、その先端 $y = H_{y\min}$ から半径 $H_{x\min}$ の円弧を書くと、その円弧は(2)式のスイッチング曲線と交差する。即ち、合成磁界はスイッチング曲線を超えており、磁化の反転が生じる。このように H_y の先端から半径 H_x の円弧を書き、その円弧がスイッチング曲線と交差するように H_y 、 H_x を定めればよい。 H_x 、 H_y の相対角度は、円弧とスイッチング曲線との二つの交点の範囲に定める。半選択セルに対する誤書き込みマージンは、従来例と同様 $H_x = H_y$ で極大となる。

【0049】図4(a)、(b)では H_x 、 H_y はすべて同じ長さ $2^{-3/2} H_{sw}$ として作図を行っている。図4(b)から分かるように、本実施形態では概略 $\theta = 20 \sim 90^\circ$ の範囲で、円弧がスイッチング曲線を交差して外側に広がっており、書き込み磁界に余裕が生じていることを示している。正確な範囲は(2)式および次の(4)式の解として与えられる。 $H_x^2 + (H_y - 2$

$2^{-3/2} H_{sw})^2 = (2^{-3/2} H_{sw})^2$ (4) すなわち本実施形態では、従来例に比べ書き込みに要する電流値を低減することが可能であり、これは本発明の大きな利点である。

【0050】また図4(b)から分かるように書き込み電流値は H_x 、 H_y の相対角が 45° 近傍で最大となる。最大を与える相対角は H_x 、 H_y の値が決まると求めることが可能である。このような相対角は前述のように配線形状により制御することが出来る。図5(b)

は、配線幅 a 、折れ曲がり長さ b を共に等しくし、相対角を 45° に設定した例である。また図5(c)は折れ曲がり部を直角でなく 45° の傾きを持たせて形成した例である。このように配線折れ曲がり部の形状を制御することで、最適な書き込み動作点の設定が行えるのは本発明の大きな利点である。

【0051】上記のように二つ書き込み線の線幅を a 、折れ曲がり長さ(折れ曲がり線の二つの平行線の中心線間の距離)を b としたとき、図5(a)は $b = 2a$ 、図5(b)、(c)は $b = a$ となっている。交差する二つの書き込み線の一方の電流経路が垂直から若干斜めとなれば本発明の効果が得られるので、 $2a > b > 0$ なる関係を有することが好ましい。

【0052】しかしながら、折れ曲がり部長さを配線幅より十分長くする、また後述のように磁気シールドを用いる等の方法により、 H_x と H_y とを平行にした動作も可能である。

【0053】(第2の実施形態)図6は本発明の第2の実施形態にかかるセルレイアウトを基板面側から模式的に示す平面図である。図7(a)は図6の断面線 A-A' に対応するメモリセルの断面を、図7(b)は図6の断面線 B-B' に対応するメモリセルの断面をそれぞれ示した図である。図6、7において、11、12は第1の書き込み線、21、22は第2の書き込み線、101、102は強磁性トンネル接合素子、41、42は下部電極配線である。第1の書き込み線と、第2の書き込み線は電気的に絶縁されている。また第2の書き込み線はトンネル接合素子と電気的に接続しており、データ線を兼用している。

【0054】本実施形態では、セル選択トランジスタを設けておらず、トンネル接合素子はデータ線を兼用する第2の書き込み線と、下部電極配線からなるクロスマトリックスの交差点に配置される。本実施形態で下部電極配線を省略し、トンネル接合素子を第1、第2の書き込み配線を接続する等して配置することも可能であるが、書き込み時に生じる書き込み配線間の電位差に注意が必要である。その場合、トンネル接合素子に直列に整流作用をもつ素子を接続するか、トンネル接合素子に整流作用を持たせる、乃至回路的な工夫により高電圧印加を避ける等の手段を用いることができる。

【0055】本実施形態では、第1の書き込み線、第2

の書き込み線ともに幅 F で形成されており、記憶セルの面積は $8F^2$ となる。第 1 の実施形態に比べセル面積が低減されているのは、セル選択トランジスタを用いないため、トンネル接合素子から下方半導体素子へのコンタクト形成が不要なためである。なお、記憶セルの面積は折れ曲がり部の形状によっても変化する。 H_x 、 H_y の相対角を 45° に近づけるように折れ曲がり部長さを短くするとセル面積も低減され好ましい。

【0056】(第 3 の実施形態) 図 8 は本発明の第 3 の実施形態にかかるセルレイアウトを模式的に示す平面図である。矩形の強磁性体では、形状異方性によりその長手方向に磁化容易軸が安定化されるため、メモリセル応用には好ましい。アスペクト比としては 1.5 以上が好ましく、3~4 程度が適している。アスペクト比、セル形状は、セルの所望の特性となるように設計すればよい。

【0057】本実施形態では、トンネル接合素子のアスペクト比として 3 を仮定した。第 2 の書き込み線は幅 $3F$ 、第 1 の書き込み線は、平行領域では幅 $3F$ 、直交領域では幅 F で形成されており、記憶セルの面積は $20F^2$ となる。

【0058】本実施形態のように、平行領域、直交領域でそれぞれ異なる幅を用いて配線形成を行うと、セル面積を大幅に低減することが可能であり好ましい形態であるといえる。

【0059】(第 4 の実施形態) 図 9 は本発明の第 4 の実施形態にかかるセルレイアウトを模式的に示す平面図である。

【0060】本実施形態における基本的なセル配置は第 3 の実施形態と同一である。本実施形態では第 2 の書き込み線 201 、 202 がメモリセルアレイ外部に於いてその一端が接続され、共通書き込み線 23 を形成していることが大きな特徴である。このような構成では、第 1 の書き込み線 11 と共通書き込み線に 23 に書き込み電流を流すことにより、トンネル接合素子 101 、 102 に対して相補書き込みを実現することができる。

【0061】なお本実施形態では、第 2 の書き込み線に共通書き込み線を形成したが、これは第 1 の書き込み線で形成しても良い。すなわち隣接するセルの記録層の磁化方向が常に反平行であれば良い。なお本発明の趣旨を逸脱しない範囲で、これを満たす構造が本発明に含まれることは言うまでもない。

【0062】本実施形態では、トンネル接合素子のアスペクト比として 3 を仮定した。第 2 の書き込み線は幅 $3F$ 、第 1 の書き込み線は、平行領域では幅 $3F$ 、直交領域では幅 F で形成されており、単一の記憶セルの面積は $28F^2$ となる。

【0063】(第 5 の実施形態) 図 10 は本発明の第 5 の実施形態にかかるセルレイアウトを模式的に示す平面図である。

【0064】本実施形態では、第 1 の書き込み線、第 2

の書き込み線がそれぞれ同じ鋸歯状の形状を有しており、互いが 90° 回転して交差していることが特徴である。本実施形態では第 1、第 2 の書き込み線が平行に走行する領域が二種類存在する。すなわち一つは図中、トンネル接合素子 101 を取り囲む破線で規定された領域であり、第 1 の書き込み線と第 2 の書き込み線は、紙面下辺に垂直に走行している。もう一方は、図中、トンネル接合素子 102 を取り囲む破線で規定された領域であり、第 1 の書き込み線と第 2 の書き込み線は、紙面下辺に平行に走行している。本実施形態では、トンネル接合素子のアスペクト比が 1、第 1、第 2 の書き込み線の幅が F で形成されており、記憶セルの面積は $8F^2$ となる。

【0065】異なる領域に配置されたトンネル接合素子 101 、 102 はその磁化容易軸が 90° 異なっている必要がある。図 10 ではアスペクト比が 1 のトンネル接合素子の外形を示したが、本実施形態はこれに限られるものではない。磁化容易軸の制御は、前述のようにセル形状を変化することで容易に実現可能である。またセル形状以外に、第 3 の強磁性膜との磁氣的結合を利用しても良く、また素子を構成する強磁性膜の結晶磁気異方性を利用しても良い。

【0066】半選択セルへの誤書き込みには二つのモードが存在する。一つは、半選択時の一方向磁界により磁化反転が生じる場合であり、これには磁壁移動を付随する磁化反転が生じた場合に問題となるクリープ現象も含まれる。本発明では、従来例に比べ書き込み時に半選択セルにかかる磁界を小さくすることが可能であり、このモードでの誤書き込みマージンをより高くすることが可能である。

【0067】一方、もう一つは、半選択セルが、選択セル近傍からの漏洩磁界により反転するケースである。これは例えば H_x を感じている半選択セルが、選択セルにかかる H_y の漏洩により反転する場合である。これは選択セルの最隣接セルで生じる誤書き込みであり、先の誤書き込みモードに比べその発生確率が高い。

【0068】本実施形態では、例えばトンネル接合素子 101 を選択した場合、第 1 の書き込み配線 11 にある半選択されたトンネル接合素子 102 の磁化容易軸とトンネル接合素子 101 の磁化容易軸は 90° 異なっている。さらにトンネル接合素子 101 、 102 は x 、 y 方向にオフセットを持って配置されている。そのため第 2 の書き込み配線 21 からの漏洩磁界は、半選択されたトンネル接合素子 102 に対して、磁化容易軸、磁化困難軸方向にそれぞれ角度を持って印加される。従って実効的な漏洩磁界の値を下げるのができ、誤書き込みマージンをより高くすることが可能である。

【0069】本実施形態では、第 1、第 2 の書き込み線共に鋸歯状の形状を有しているが、これと異なる形態も実現可能である。すなわち(1) 隣接するセルの磁化容易

軸が相対角を有していること、(2) 隣接するセルがx、y方向共にオフセットを有していること、のいずれか乃至双方が実現できれば、誤書き込みマージンを高めることが可能である。本発明の趣旨を逸脱しない範囲で、これを満たす構造が本発明に含まれることは言うまでもない。

【0070】(第6の実施形態)図11は本発明の第6の実施形態にかかるセルレイアウトを基板面側から模式的に示す平面図である。図12(a)は図11の断面線A-A'に対応するメモリセルの断面を、図12(b)は図11の断面線B-B'に対応するメモリセルの断面をそれぞれ示した図である。

【0071】図11において、11、12は第1の書き込み線、21、22は第2の書き込み線、101、102は強磁性トンネル接合素子、31、32はコンタクトホールである。また図11(a)、(b)において41は下部電極、501、502は選択トランジスタの拡散領域、51は選択トランジスタのワード線である。第1の書き込み線と、第2の書き込み線は電気的に絶縁されている。また第2の書き込み線はトンネル接合素子と電気的に接続しておりデータ線を兼用している。

【0072】図11、12において、601は下部磁気回路、602は磁束集中器、603は上部磁気回路であり、それらが磁気シールド61、62を構成している。

【0073】本実施形態における基本的なセル配置は第3の実施形態と同一である。本実施形態では、トンネル接合素子近傍で第1の書き込み配線、第2の書き込み配線に磁気シールドが設けられていることにある。本実施形態の磁気シールドは、二つの配線からの磁界をそれぞれ下部磁気回路、上部磁気回路を用いてトンネル接合素子近傍に収束し、磁束集中器により該素子に印加する構造を持つ。

【0074】磁気シールドは第1、第2の書き込み線に平行に形成される。第2の書き込み線の発生磁界方向と磁気シールドの磁化容易軸は平行である。その長さは少なくとも素子の書き込み線方向長さの1.5倍以上あることが好ましい。

【0075】磁気シールドに用いられる材質としては、高透磁率磁性材料であるパーマロイ、Mo添加パーマロイなどのNi基合金、センダスト、ファインメットなどのFe基合金を用いることができる。またフェライト等の酸化物強磁性体も用いることが可能である。

【0076】MRAM書き込み動作における書き込み電流のパルス幅は通常100ns以下である。そのため磁気シールド材は書き込み電流パルスに対してその磁化応答が追従可能な特性を有していることが必要である。その目的から、(1) 初透磁率が少なくとも100以上であること、(2) 飽和磁化が小さいこと、(3) 材料の比抵抗が高いこと、が満たされていることが望ましい。これらの条件を満たすために前記合金に添加物を加える、また

Si、B等のメタロイド、またCu、Cr、V等の粒界析出物を作りやすい添加物を加え、該合金の微結晶集合体、アモルファスを形成することは好ましい形態である。

【0077】また、磁気シールド内の磁区制御を行う目的で、形状を最適化することがより好ましい。

【0078】磁気シールドは、(1) 配線周囲に生じる磁束を磁気回路中に収束させるため、配線からの発生磁界を効率的にトンネル接合素子に印加できる、(2) 磁束集中器を用い、磁気回路の貫通磁束が、素子近傍に有効に印加するように、構造を最適化することで、層の磁界増強が図れる、(3) 配線からの漏洩磁束を磁気回路で遮断することが可能なため、半選択セルに対する誤書き込みマージンを高めることができる、という効果を有する。特に本実施形態のようにトンネル接合素子が、上部磁気回路、下部磁気回路により完全に覆われている構造を有していると、(3) の効果をより高めることができるだけでなく、外部磁界に対する磁気シールドの効果を有するという新しい利点を持つ。

【0079】図13に示す本実施形態のセル構造では、第1の書き込み線の折れ曲がり部分で発生する磁界Hxのうち、第2の書き込み線の発生磁界方向Hyと平行な成分は磁気シールドにより増強されるが、Hyと垂直な成分は磁気シールドでは増強されない。すなわち本実施形態の磁気シールドは、配線からの任意方向の磁界のうち一方向成分のみを選択して増強する機能を有している。

【0080】(第7の実施形態)第6の実施形態では、Hxのうち、第2の書き込み線の発生磁界方向Hyと平行な成分が増強されるため、実効的に磁化困難軸方向の磁界成分は非常に小さくなる。同様に配線からの磁化困難軸方向の磁界成分が非常に小さい場合、または磁化困難軸方向の磁界成分が存在しない場合、第1の実施形態で詳述したような動作点設定はそのままでは困難である。

【0081】これを改善するためには、図14(a)、(b)に模式的に示すようにトンネル接合素子101に近傍にバイアス膜701、702を配置し、素子困難軸方向にバイアス磁界を印加するのが効果的である。バイアス膜701、702の磁化方向はトンネル接合素子に印加したい磁界の方向にするのがよい。例えばトンネル接合素子の困難軸方向に磁界を印加するには、バイアス膜の磁化方向は磁化困難軸に平行にすればよい。

【0082】バイアス膜701、702の配置としては、図14(a)に示すようにトンネル接合素子101に隣接して配置する方法、また図14(b)に示すようにトンネル接合素子にオーバーラップして配置する方法が存在する。

【0083】前者は、バイアス磁界の強度がトンネル接合素子101とバイアス膜との間隔に依存して変化する

ため、制御が容易であるが、バイアス磁界の大きさを強くすることは困難である。

【0084】後者は、さらにトンネル接合素子と101とバイアス膜701、702が直接交換結合している場合、非磁性膜、絶縁膜を介した層間結合が存在する場合、磁気的な結合がほとんど存在しない場合の三通りが考えられる。トンネル接合素子101とバイアス膜701、702の間に何らかの磁気的な結合が存在する場合、バイアス磁界の大きさを十分強くすることができ有利である。またトンネル接合素子101の端部に生じる磁区制御を有効に行うこともできる。

【0085】バイアス膜としては、(1) トンネル接合素子101より保磁力の高い高保磁力磁性膜、(2) トンネル接合素子101より保磁力の低い軟磁性膜の二つを用いることが可能である。

【0086】(1) の場合には、バイアス膜は磁気シールド61を形成する磁気集中器602の内部に配置することも可能である。その場合、バイアス膜の異方性磁界の大きさが、磁気集中器602内部の発生磁界の大きさよりも十分に大きいことが必要である。

【0087】このようなバイアス膜としては、例えばCoPt合金、Co/Pt多層膜のような硬質磁性合金、多層膜、またCo/Cu多層膜のような強い層間結合を有する多層膜、またPtMn等の反強磁性体と硬質磁性合金との積層膜等を用いることができる。この場合には、大きな異方性磁界を有すること以外に、膜の飽和磁化が十分大きいことが必要である。

【0088】(2) の場合には、バイアス膜を磁気シールド61を形成する磁気集中器602の内部に配置することは困難であり、その外部に配置する必要がある。磁気集中器602外部では、磁気集中器602の端部磁極の影響から、磁力線方向はトンネル接合素子の磁化困難軸方向の成分を持つ。この磁化困難軸方向成分によりトンネル接合素子の磁化困難軸に磁化反転が生じるような軟磁性膜をバイアス膜に用いることで、有効な困難軸方向バイアス磁界を与えることができる。

【0089】このようなバイアス膜としては、例えばNiFe合金、のような軟磁性合金、アモルファス合金を用いることができる。この場合には、高い初透磁率を有すること以外に、膜の飽和磁化が十分大きいことが必要である。

【0090】このようなバイアス磁界を印加した場合のセル選択動作を図15を用いて説明する。ここでは、磁気シールドの存在により第1、第2の書き込み線ともにその発生磁界はトンネル接合素子の磁化容易軸に平行であるとする。図に示すように、選択セルでは、容易軸方向の磁界 $H_x + H_y$ に加え、困難軸方向磁界 H_b が存在するため、合成磁界ではスイッチング閾値を超える。一方、半選択セルでは、容易軸方向の磁界は H_x 、または H_y の一方のみであり、それに困難軸方向 H_b を合成し

てもスイッチング閾値を超えることはない。

【0091】本実施形態のようにバイアス膜によりバイアス磁界を印加すると、書き込みに要する電流値を低減することが可能である。電流値を低減することで、消費電力の低減のみならず、半選択セルの誤書き込みマージンの向上、配線寿命の向上が見込まれその効果は非常に大きくなる。

【0092】(第8の実施形態) 図16は本発明の第8の実施形態にかかるセルレイアウトを基板側から模式的に示す平面図である。図17(a)は図16の断面線A-A'に対応するメモリセルの断面を、図17(b)は図16の断面線B-B'に対応するメモリセルの断面をそれぞれ示した図である。

【0093】図16において、11、12は第1の書き込み線、21、22は第2の書き込み線、101、102は強磁性トンネル接合素子である。また図17

(a)、(b)において41は下部電極、501、502は選択トランジスタの拡散領域、51は選択トランジスタのワード線である。第1の書き込み線と、第2の書き込み線は下部電極、トンネル磁気抵抗素子を介して電氣的に接続されており、トンネル接合素子へのセンス電流回路を兼用している。

【0094】図16、17において、601は下部磁気回路、602は磁束集中器であり、それらが磁気シールド61、62を構成している。

【0095】本実施形態は基本的には第6の実施形態とその構成が同一だが、第1の書き込み線と第2の書き込み線がトンネル接合素子近傍に於いて同一平面上に位置していることが特徴であり、略膜面内にトンネル電流が流れるようなグラニューラトンネル接合素子、ランプエッジ型のような平面型トンネル接合素子への適用に適している。

【0096】書き込み時には第1、第2の書き込み線間に電位差が生じるが、それによるリーク電流、素子破壊等の影響を軽減する目的で、下部電極41を整流作用を持つ素子で構成するのは好ましい形態である。

【0097】

【発明の効果】以上詳述したように、本発明によれば、配線からの磁界発生効率を高めること、さらに書き込み時の半選択セルへの誤書き込みを防ぐため書き換え電流値の許容幅を高めることが可能となり、その効果は非常に大きい。

【図面の簡単な説明】

【図1】本発明の第1の実施形態におけるメモリセルレイアウトを模式的に示した図。

【図2】第1の実施形態におけるメモリセル断面を模式的に示した図で、(a)は図1のA-A'線に沿った断面図、(b)はB-B'線に沿った断面図。

【図3】本発明の実施形態におけるメモリセルアレイの構成を模式的に示したブロック図。

【図 4】(a) は従来のクロスポイント方式における書き込み動作時のセル選択原理を説明した図で、(b) は第 1 の実施形態における書き込み動作時のセル選択原理を説明した図。

【図 5】第 1 の実施形態におけるメモリセル構造のバリエーションを模式的に示した図。

【図 6】本発明の第 2 の実施形態におけるメモリセルレイアウトを模式的に示した図。

【図 7】第 2 の実施形態におけるメモリセル断面を模式的に示した図で、(a) は図 6 の A-A' 線に沿った断面図、(b) は B-B' 線に沿った断面図。

【図 8】本発明の第 3 の実施形態におけるメモリセルレイアウトを模式的に示した図。

【図 9】本発明の第 4 の実施形態におけるメモリセルレイアウトを模式的に示した図。

【図 10】本発明の第 5 の実施形態におけるメモリセルレイアウトを模式的に示した図。

【図 11】本発明の第 6 の実施形態におけるメモリセルレイアウトを模式的に示した図。

【図 12】第 6 の実施形態におけるメモリセル断面を模式的に示し図で、(a) は図 11 の A-A' 線に沿った断面図、(b) は B-B' 線に沿った断面図。

【図 13】第 6 の実施形態におけるメモリセル構造を模

式的に示したレイアウト図。

【図 14】本発明の第 7 の実施形態におけるメモリセル構造を模式的に示したレイアウト図。

【図 15】第 7 の実施形態における書き込み動作時のセル選択原理を説明した図。

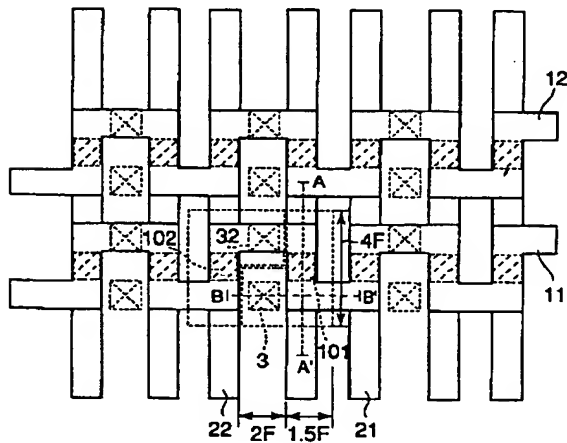
【図 16】本発明の第 8 の実施形態におけるメモリセルレイアウトを模式的に示した図。

【図 17】第 8 の実施形態におけるメモリセル断面を模式的に示した図で、(a) は図 16 の A-A' 線に沿った断面図、(b) は B-B' 線に沿った断面図。

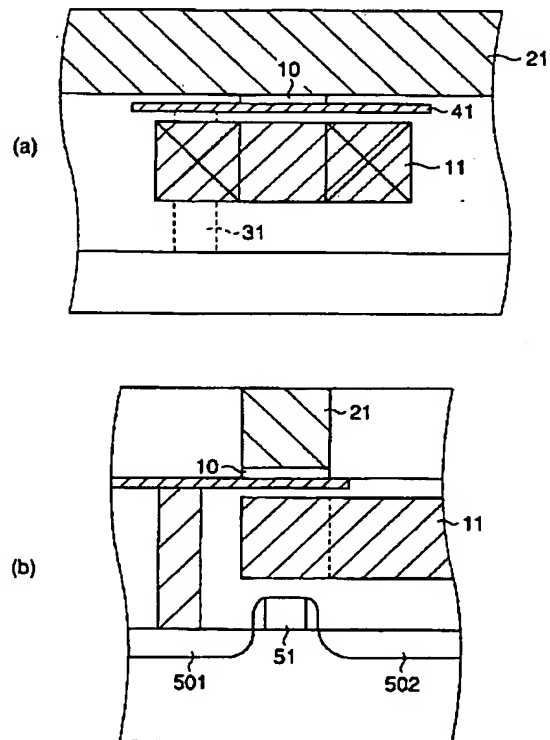
【符号の説明】

- 11、12…第 1 の書き込み線
- 21、22…第 2 の書き込み線
- 31、32…コンタクトホール
- 41、42…下部電極
- 51…セル選択トランジスタ
- 61、62…磁気シールド
- 101、102…トンネル接合素子
- 501、502…拡散領域
- 601…下部磁気回路
- 602…磁束集中器
- 603…上部磁気回路
- 701、702…バイアス膜

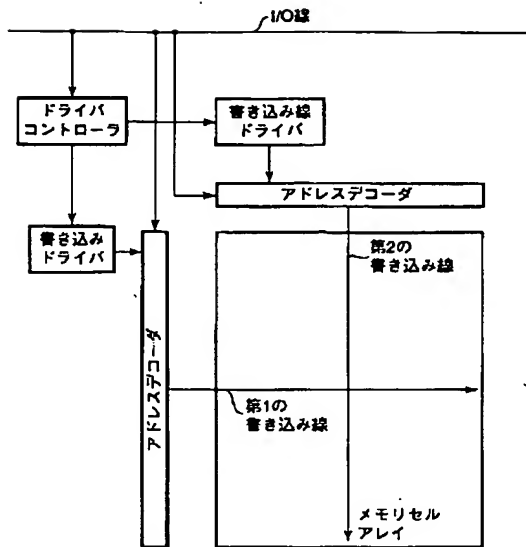
【図 1】



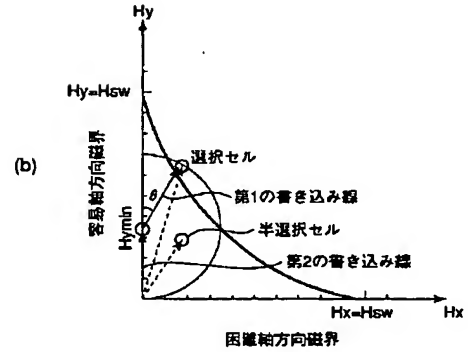
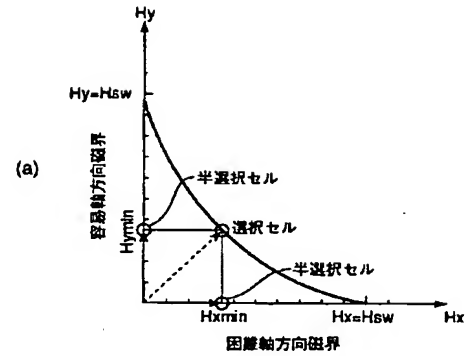
【図 2】



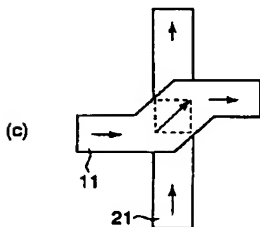
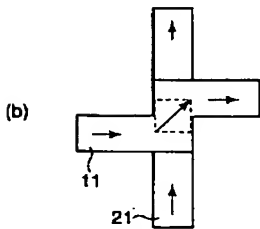
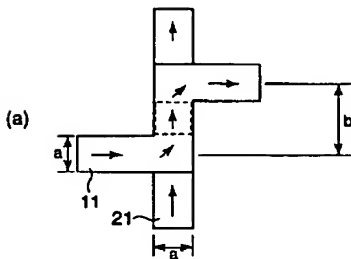
【図3】



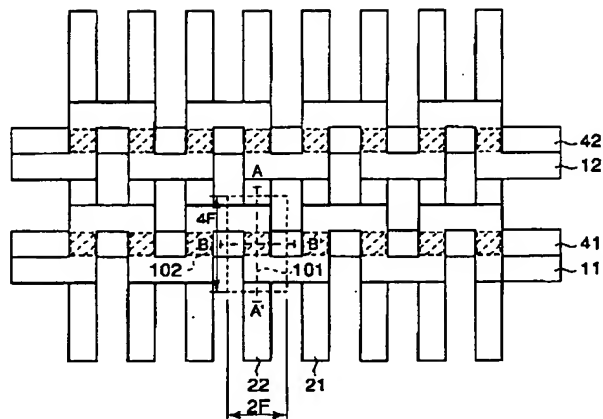
【図4】



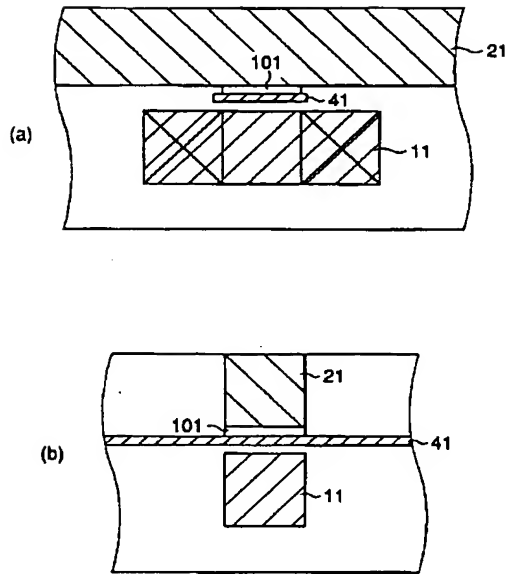
【図5】



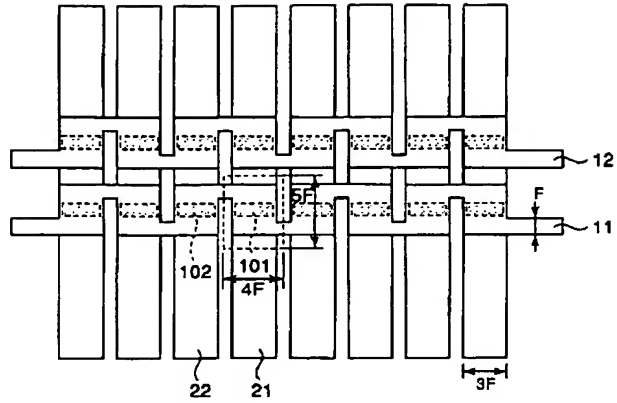
【図6】



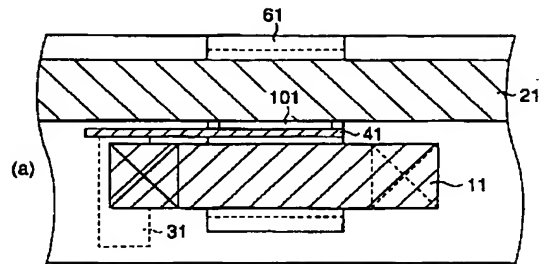
【図7】



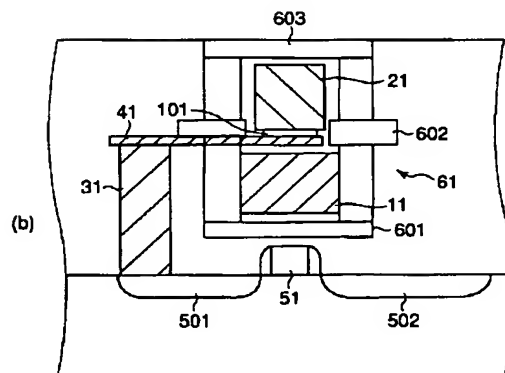
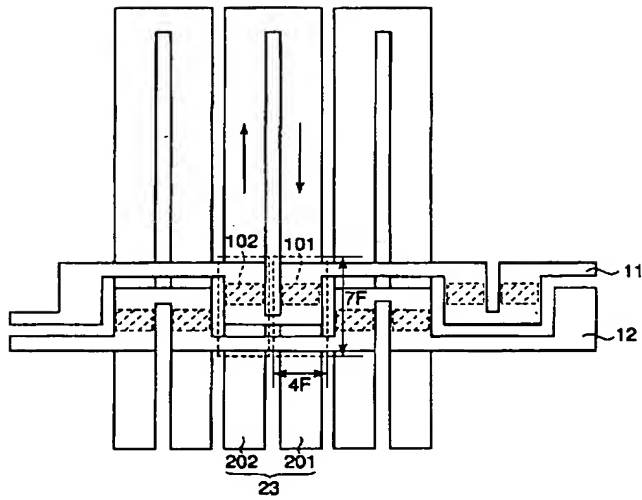
【図8】



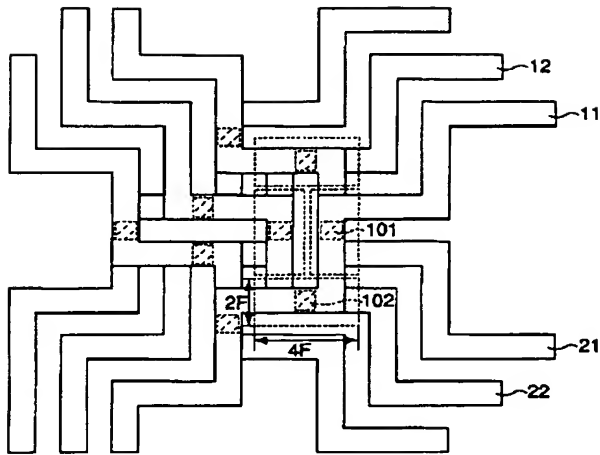
【図12】



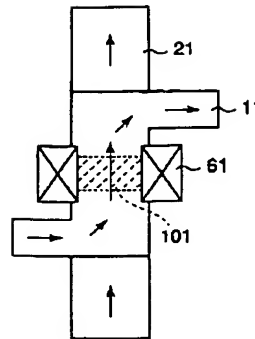
【図9】



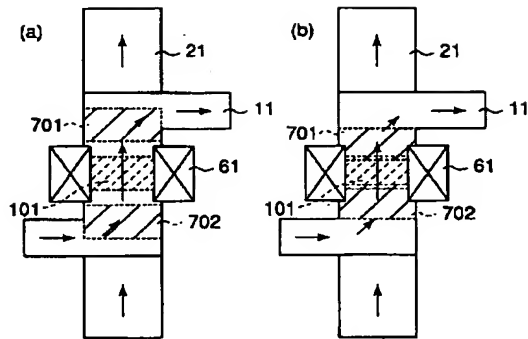
【図10】



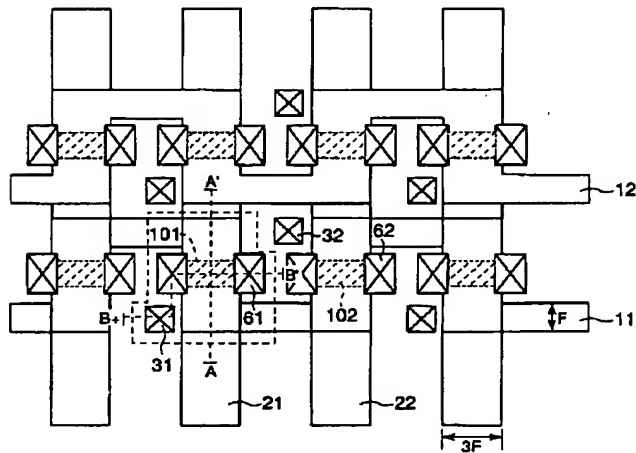
【図13】



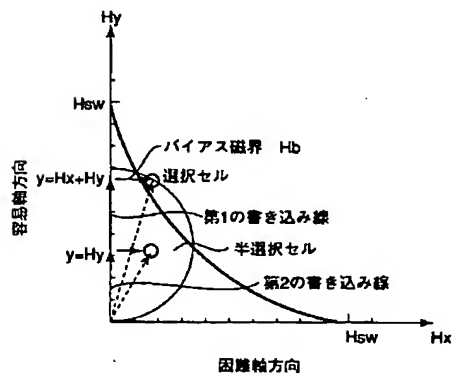
【図14】



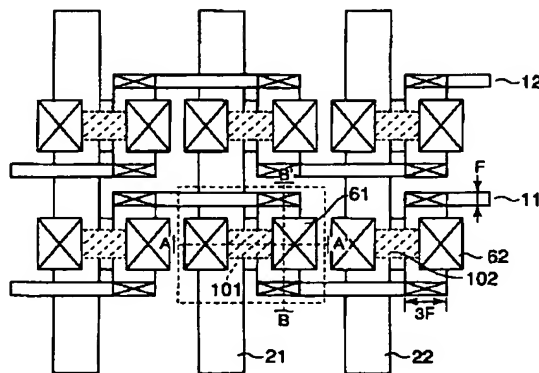
【図11】



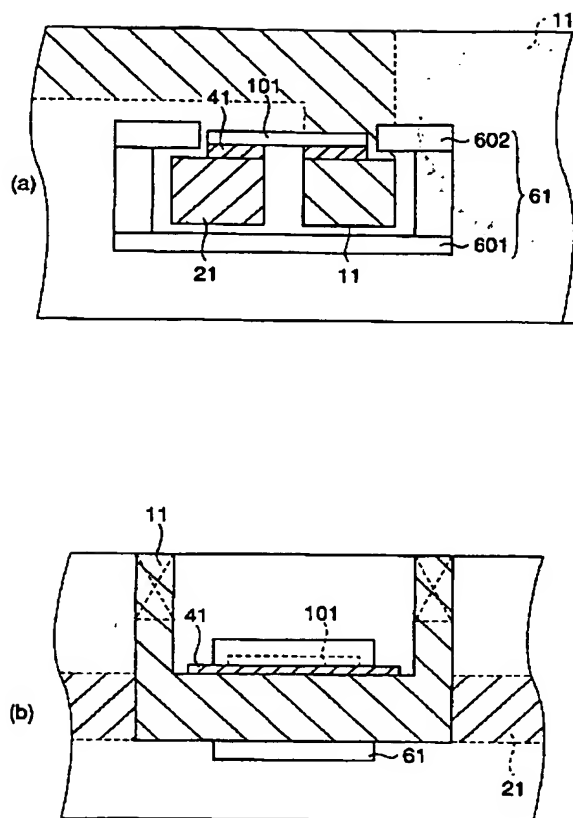
【図15】



【図16】



【図17】



フロントページの続き

(72)発明者 砂井 正之
 神奈川県川崎市幸区小向東芝町1番地 株
 式会社東芝研究開発センター内

Fターム(参考) 5F083 FZ10 GA01 GA05 GA09 GA15
 JA60 LA01 LA02 LA11